

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2002 年12 月19 日 (19.12.2002)

PCT

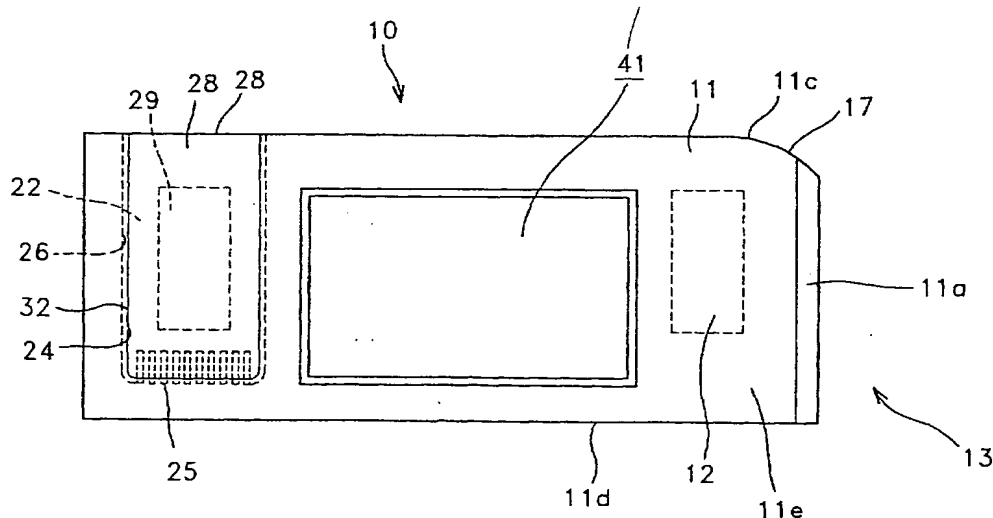
(10) 国際公開番号
WO 02/101640 A1

- (51) 国際特許分類⁷: G06K 17/00, 19/077, G06F 3/00, H04N 5/225, 5/907, 101/00, B42D 15/10, H05K 7/14, 5/02
- (21) 国際出願番号: PCT/JP02/05616
- (22) 国際出願日: 2002 年6 月6 日 (06.06.2002)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2001-174718 2001 年6 月8 日 (08.06.2001) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 藤田 靖志 (FUJITA, Yasushi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 佐藤 亮治 (SATO, Ryoji) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 野口 不二夫 (NOGUCHI, Fujio) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 遠藤 克己 (ENDO, Katsumi) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 小池 晃, 外(KOIKE, Akira et al.); 〒105-0001 東京都港区虎ノ門二丁目6番4号 第11森ビル Tokyo (JP).
- (81) 指定国 (国内): CN, JP, KR, US.

[続葉有]

(54) Title: FUNCTION EXTENSION MODULE

(54) 発明の名称: 機能拡張モジュール



(57) Abstract: A function extension module includes a substantially rectangular device main body (11) to be mounted on a host apparatus (1), a first connection terminal (13) provided on one side of the device main body (11) for electrical connection with the host apparatus (1), a function extension block (44) formed inside the device main body (11) and having one or more functions, one or more mounting portions (22) arranged on another side of the device main body (11) so as to communicate with an insertion slot (23) from which an integrated circuit chip (27) having a built-in integrated circuit element is inserted, so that the integrated circuit chip (27) is mounted, a second connection terminal (25) arranged on the mounting portion (22) so as to be electrically connected to a terminal group arranged in the integrated circuit chip (27), and a control block (9) built in the device main body (11) for controlling the integrated circuit chip (27) mounted on the mounting portion (22).

[続葉有]

WO 02/101640 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約:

ホスト機器(1)に装着される略矩形状の装置本体(11)と、ホスト機器(1)に電氣的に接続するための装置本体(11)の一辺に設けられる第1の接続端子(13)と、装置本体(11)内に形成され、一又は複数の機能を有する機能拡張部(44)と、装置本体(11)の他辺に設けられ、内部に集積回路素子が内蔵された集積回路チップ(27)が挿入される挿入口(23)に連続して設けられた、集積回路チップ(27)が装着される一又は複数の装着部(22)と、装着部(22)に設けられ、集積回路チップ(27)に設けられた端子群と電氣的に接続される第2の接続端子(25)と、装置本体(11)に内蔵され、装着部(22)に装着された集積回路チップ(27)を制御する制御部(9)とを備える。

明細書

機能拡張モジュール

技術分野

本発明は、一又は複数の機能を実現するとともに、ホスト機器に接続されることによりホスト機器の拡張モジュールとして機能する機能拡張モジュールに関する。

背景技術

従来、パーソナルコンピュータ等のホスト機器やデジタルスチルカメラ等の情報処理装置に着脱自在に形成された、半導体メモリを備え外部記憶装置として用いられる略板状のＩＣカードがある。このＩＣカードは、記憶容量が大きいもので６４メガバイト程度の情報信号を記録することができるようになっている。

ところで、このようなパーソナルコンピュータ等のホスト機器に着脱されるＩＣカードは、ホスト機器とは独立して作用するＩＣカード自体が有する第１の機能に加えて、更に第２の機能を備えることができればホスト機器又はＩＣカードの機能を拡張することができ、便利である。

また、このＩＣカードにデジタルスチルカメラ等のメモリ機能、制御機能等を担うことができれば、情報処理装置自体の小型化、軽量化を図ることができ、携帯性の向上を図ることができる。

発明の開示

本発明は、ホスト機器に着脱自在に取り付けられ、例えばホスト機器とは独立して作用するＩＣカード自体が有する第１の機能及び集積回路チップが装

着されることにより第 2 の機能を備え、I C カード又はこの I C カードが装着されるホスト機器の機能を拡張する機能拡張モジュールを提供することを目的とする。

また、本発明は、情報処理装置の外部記憶装置として用いられるメモリ装置に該情報処理装置の制御機能を備えることにより、情報処理装置の小型化、軽量化を図ることができ、利便性の向上を図ることができる機能拡張モジュールを提供することを目的とする。

上述した課題を解決するために、本発明に係る機能拡張モジュールは、ホスト機器に装着される略矩形状の装置本体と、上記ホスト機器に電氣的に接続するための上記装置本体の一辺に設けられる第 1 の接続端子と、上記装置本体内に形成され、一又は複数の機能を有する機能拡張部と、上記装置本体の他辺に設けられ、集積回路素子が内蔵された集積回路チップが挿入される挿入口に連続して設けられた、上記集積回路チップが装着される一又は複数の装着部と、上記装着部に設けられ、上記集積回路チップに設けられた端子群と電氣的に接続される第 2 の接続端子と、上記装置本体に内蔵され、上記装着部に装着された上記集積回路チップを制御する制御部とを備える。

また、本発明に係る機能拡張モジュールは、ホスト機器に装着される略矩形状の装置本体と、内部にメモリ素子を有する一又は複数のメモリチップと、上記ホスト機器に電氣的に接続するための上記装置本体の一辺に設けられる第 1 の接続端子と、上記装置本体内に形成され、一又は複数の機能を有する機能拡張部と、上記装置本体の他辺に設けられ、メモリ素子が内蔵されたメモリチップが挿入される挿入口に連続して設けられた、上記メモリチップが装着された一又は複数の装着部と、上記装着部に設けられ、上記メモリチップに設けられた端子群と電氣的に接続される第 2 の接続端子と、上記装置本体に内蔵され、上記装着部に装着された上記メモリチップを制御する制御部とを備える。

図面の簡単な説明

図 1 は、各種ホスト機器に接続される本発明が適用された機能拡張モジュール

ルを示す斜視図である。

図 2 は、本発明が適用された機能拡張モジュールを示す平面図である。

図 3 は、本発明が適用された機能拡張モジュールを示す側面図である。

図 4 は、本発明が適用された機能拡張モジュールを示す底面図である。

図 5 は、本発明が適用された機能拡張モジュールに装着されるメモリチップを示す斜視図である。

図 6 は、指紋検出機能を備えた機能拡張モジュールの回路構成を示す図である。

図 7 は、カメラ機能を備えた機能拡張モジュールの回路構成を示す図である。

図 8 は、GPS (Global Positioning System) 機能を備えた機能拡張モジュールの回路構成を示す図である。

図 9 は、カメラモジュール及び小型メモリカードの斜視図である。

図 10 は、カメラモジュールの内部ブロック図である。

図 11 は、カメラモジュール内のカメラ制御部のブロック図である。

図 12 は、小型メモリカードの内部ブロック図である。

図 13 は、カメラモジュールのモード遷移を示す状態遷移図である。

図 14 は、小型メモリカードが装着されている状態でのカメラモジュールの起動シーケンスを示す図である。

図 15 は、小型メモリカードが装着されていない状態でのカメラモジュールの起動シーケンスを示す図である。

図 16 は、カメラモジュールがカメラモードからメモリモードへ遷移する場合のシーケンスを示す図である。

図 17 は、カメラモジュールがメモリモードからカメラモードへ遷移する場合のシーケンスを示す図である。

発明を実施するための最良の形態

以下、本発明が適用された機能拡張モジュールについて、図面を参照して説明する。

この機能拡張モジュール10は、図1に示すように、パーソナルコンピュータ、PDA(Personal Digital Assistant)、携帯電話、PHS、オーディオ機器等のホスト機器1の外部記憶装置として用いられるものであり、コンピュータで処理される処理データ、画像データ、ビデオデータ、楽曲データ等の情報信号が記憶されるものである。このような機能拡張モジュール10は、図1に示すように、ホスト機器1に設けられた機能拡張モジュール10の挿脱口2よりホスト機器1に装着されて、ホスト機器1により情報信号の記録や再生が行われる。また、機能拡張モジュール10は、ホスト機器1を通じて機能拡張モジュール10に装着されたメモリに記録された情報の送信又は機能拡張モジュール10への情報の受信が行われる。

以上のように用いられる機能拡張モジュール10は、図2及び図5に示すように、一端にメモリチップ等の集積回路チップが着脱自在に装着されている。

また、機能拡張モジュール10は、図2、図3及び図4に示すように、装置本体を構成する上ハーフ10aと下ハーフ10bとからなる筐体11を有する。筐体11を構成する上ハーフ10aと下ハーフ10bとは、剛性を有する合成樹脂をモールド成型して形成されている。

このような上ハーフ10aと下ハーフ10bとを結合して構成された筐体11には、内部に、メモリチップへの情報信号の書込やメモリチップ又は機能拡張モジュール10独自の機能を実現する制御回路44から情報信号の読出を行うための制御部9が構成された半導体素子12が内蔵されている。また、筐体11は、使用時に加わる通常の外力等によっては曲がらない程度の機械的強度を有するように形成され、内部の半導体素子12の保護を図っている。

筐体11の一方の短辺側には、前面11aから底面11bに亘るように、端子部13が形成されている。この端子部13は、電極の数だけ仕切壁14によって、ホスト機器1側に設けられた端子群に係合する係合凹部15が区画されており、これら係合凹部15の底面に、互いに仕切壁14によって分離された複数の電極16が設けられている。電極16は、係合凹部15の底面に設けられることで、係合凹部15により手指等が直接触れることが防止され保護されている。この筐体11においては、10個の電極16が設けられている。そし

て、ホスト機器 1 とのデータのやり取りは、シリアルインタフェースにより、端子部 1 3 に設けられた電極 1 6 を介して行われる。具体的に、複数の電極 1 6 は、少なくともシリアルプロトコルバスステート信号 B S の入力端子、シリアルプロトコルデータ信号 S D I O の入力端子、シリアルクロック S C L K の入力端子であり、更に電源電圧 V C C 端子、リザーブ（予備）端子である。

また、筐体 1 1 の端子部 1 3 が形成された前面 1 1 a 側の一方のコーナ部には、利用者がホスト機器 1 への挿入方向を容易に判別することができるようにするため面取り部 1 7 が設けられている。筐体 1 1 の面取り部 1 7 が形成された側の側面 1 1 c には、底面 1 1 b 側を開放した誤挿入防止溝 1 8 が面取り部 1 7 に連続して形成されている。この面取り部 1 7 及び誤挿入防止溝 1 8 は、機能拡張モジュール 1 0 をホスト機器 1 に装着するとき、ホスト機器 1 に対する挿入方向を規制して誤挿入を防止する。すなわち、面取り部 1 7 及び誤挿入防止溝 1 8 は、正規な状態で機能拡張モジュール 1 0 が挿入口 2 より挿入されなかったときには、電極 1 6 とホスト機器 1 側の端子群が仕切壁 1 4 により区画された係合凹部 1 5 に係合しないようにし、電極 1 6 がホスト機器 1 側の端子群と接触しないようにしている。

また、筐体 1 1 の一方の側面 1 1 c の前面 1 1 a 側には、ホスト機器 1 に挿入されたとき、ホスト機器 1 側に設けられた弾性係合片に係合してホスト機器 1 からの脱落を防止する脱落防止用凹部 1 9 が底面 1 1 b 側が開放されて形成されている。また、筐体 1 1 の他方の側面 1 1 d 側の略中央部には、ホスト機器 1 側に設けられた排出機構に係合される係合凹部 2 1 が底面 1 1 b 側が開放されて形成されている。

ところで、以上のような筐体 1 1 には、図 2 及び図 5 に示すように、メモリチップ 2 7 が着脱される装着部 2 2 が背面 1 1 f 側に設けられている。装着部 2 2 は、筐体 1 1 の一方の側面 1 1 c 側に設けられた挿脱口 2 3 に連続して設けられ、上ハーフ 1 0 a が構成する筐体 1 1 の平面 1 1 e 側に、メモリチップ 2 7 の挿脱を手指等で行うことができるように開口部 2 4 が形成されてなる。このような装着部 2 2 は、メモリチップ 2 7 と同じ大きさに形成され、メモリチップ 2 7 が装着されたとき、メモリチップ 2 7 の挿脱口 2 3 より外部に臨む

背面 28 e が筐体 11 の側面 11 c と面一をなすように形成されている。これによって、機能拡張モジュール 10 は、メモリチップ 27 が装着部 22 に装着されたときも、メモリチップ 27 の背面が側面 11 c より突出することが無くなり、ホスト機器 1 の挿脱を円滑に行うことができ、また、手触りが良くなる。

また、装着部 22 の底面 22 a は、メモリチップ 27 の挿脱を行う際の挿脱用ガイド部としても機能するものであり、また、最内方に、メモリチップ 27 と電気的接続を図るための接続端子 25 が形成されている。更に、装着部 22 には、メモリチップ 27 の挿入方向と平行な側面 22 b 及びメモリチップ 27 の挿入端が突き当てられる側面 22 c にメモリチップ 27 の挿脱をガイドすると共に、装着位置を規制するガイド凹部 26 が形成されている。

以上のような装着部 22 に装着されるメモリチップ 27 は、図 5 に示すように、上記筐体 11 と同じ材料によりモールド成型された装着部 22 と略同じ大きさの略矩形状のチップ本体 28 を有する。このチップ本体 28 の内部には、半導体メモリであるフラッシュメモリ 29 が一又は複数内蔵されている。このフラッシュメモリ 29 は、例えば 4 MB、8 MB、16 MB、32 MB、64 MB、128 MB・・・の記憶容量を有する。

このチップ本体 28 の前面 28 a 側、すなわち装着部 22 への挿入端側の底面 28 b には、装着部 22 に設けられた接続端子 25 と電気的に接続される複数の端子 31 が設けられている。フラッシュメモリ 29 は、端子 31 が装着部 22 の接続端子 25 に電気的に接続されることで、筐体 11 側に配設された半導体素子 12 に構成された制御部 9 によってデータの書込や読出が行われる。

また、チップ本体 28 の前面 28 a 及び前面 28 a と隣り合う両側面 28 c、28 d の底面 28 b 側には、装着部 22 への挿入をガイドするガイド部 32 が突出して形成されている。このガイド部 32 は、装着部 22 に設けられたガイド凹部 26 に係合することで、メモリチップ 27 の挿脱のガイドを行う。

なお、装着部 22 には、装着部 22 に装着されたメモリチップ 27 の脱落を防止するため、例えば挿脱口 23 の近傍に脱落防止部材を設けるようにしてもよい。また、装着部 22 の数も、1 つに限定されるものではなく、2 つ以上であってもよい。これにより、機能拡張モジュール 10 は、複数のメモリチップ

を装着でき、メモリ容量を増やすことができる。また、機能拡張モジュール 10 は、メモリチップ以外の機能を有する集積回路チップをも装着でき、機能拡張モジュール 10 の多機能化を図ることができる。

このメモリチップ 27 は、後述する機能拡張モジュール 10 独自の機能を実現する制御回路より各種データが記録される。また、メモリチップ 27 は、機能拡張モジュール 10 がホスト機器 1 に装着されることにより、記録された各種データが、ホスト機器 1 の制御部により起動されたアプリケーションにより処理される。さらに、メモリチップ 27 は、ホスト機器 1 により処理された各種データが記録される。すなわち、機能拡張モジュール 10 は、ホスト機器 1 の外部記憶装置としても機能する。

このような機能拡張モジュール 10 は、ホスト機器 1 とは独立して、一又は複数の機能を有する。例えば、機能拡張モジュール 10 は、図 2 及び図 6 に示すように、筐体 11 の上面の平面 11 e 側には、利用者の指頭が圧接されることによって、利用者の指紋を検出する指紋検出部 41 が設けられている。この指紋検出部 41 は、利用者の指頭が圧接される指紋検出センサ 42 と、指紋データ及び指紋データに関連する関連情報が登録されているメモリ 43 と、入力された指紋データと登録された指紋データとの照合等を行う制御回路 44 を備える。そして、機能拡張モジュール 10 は、これら指紋検出センサ 42、メモリ 43 及び制御回路 44 が構成された一又は複数の半導体素子が実装されたプリント配線基板が内蔵されている。この指紋検出部 41 は、機能拡張モジュール 10 の制御部 9 を介してシリアル／パラレル・パラレル／シリアルインタフェース 49 よりホスト機器 1 と認証信号のやりとりを行う。

そして、機能拡張モジュール 10 は、指紋検出部 41 を備えることにより、ホスト機器 1 の利用者が予めメモリ 43 に登録された利用者であるか否かを検出することができ、認証又は非認証信号をホスト機器 1 に送信することによりホスト機器 1 に保存された特定ファイルへのアクセスや、ネットワークを介して特定のウェブサイトへのアクセスを制限することができる。また、機能拡張モジュール 10 は、ホスト機器 1 と接続されることにより、電子商取引等において、予め登録しておいた指紋と照合することができ、ネットワーク上での

不正な電子認証が行われることを防止することができる。

次に、以上のような機能拡張モジュール 10 とこの機能拡張モジュール 10 が装着されるホスト機器 1 の回路構成について説明する。

先ず、機能拡張モジュール 10 の回路構成について説明すると、図 6 に示すように、機能拡張モジュール 10 の筐体 11 内の半導体素子 12 に構成された制御部 9 は、メモリチップ 27 のフラッシュメモリ 29 へのデータの書込又はフラッシュメモリ 29 からのデータの読出を制御するメモリコントローラ 46 と、データの書込又は読出のための各種パラメータを有するレジスタ 47 と、データを一時的に記憶するページバッファ 48 と、ホスト機器 1 との間でデータのやり取りをするためのシリアル／パラレル・パラレル／シリアルインタフェース（以下、S／P・P／S インタフェースという。）49 とを有する。更に、機能拡張モジュール 10 の装置本体を構成する筐体 11 には、メモリチップ 27 のフラッシュメモリ 29 と筐体 11 の制御部 9 との間でデータのやり取りを行うためのチップインタフェース 50 が設けられている。このチップインタフェース 50 は、メモリチップ 27 が装着部 22 に装着されたときに制御部 9 とデータのやり取りを行うことができるようにするインタフェースである。

また、筐体 11 に着脱されるメモリチップ 27 には、1 つのフラッシュメモリ 29 と、チップインタフェース 50 と接続されて制御部 9 とデータのやり取りを行うチップインタフェース 51 とが設けられている。

次に、ホスト機器 1 の回路構成について説明すると、このホスト機器 1 は、機能拡張モジュール 10 のファイル管理を行うファイルマネージャ 55 と、機能拡張モジュール 10 の制御部 9 のレジスタ 47 やページバッファ 48 へのアクセスを実行する転送プロトコルインタフェース 56 と、3 つの信号線、すなわちシリアルクロック SCLK とバスステート BS とシリアルデータ入出力 SDIO においてデータ転送を行うためのプロトコルを規定するシリアルインタフェース 57 とを有する。ファイルマネージャ 55 は、ホスト機器 1 の CPU 等の制御部がアプリケーションを実行することにより実現される。

次に、機能拡張モジュール 10 の指紋検出部 41 の回路構成について説明す

ると、この指紋検出部 4 1 は、上述したように、利用者の指頭が圧接される指紋検出センサ 4 2 と、予め登録された指紋及び関連情報を記憶するメモリ 4 3 と、指紋検出センサ 4 2 より入力された指紋とメモリ 4 3 に保存されている指紋とを照合する制御回路 4 4 とを備える。

指紋検出センサ 4 2 は、CCD (charge coupled device) やラインセンサ等の撮像部や指頭が圧接される圧接部を照射するバックライト等を有し、指が圧接されたとき、バックライトをオンにし、撮像部で指紋を撮影する。そして、指紋検出センサ 4 2 は、撮影した指紋より、指紋の特徴点、例えば皮膚隆線の分岐や中心を抽出する。そして、指紋検出センサ 4 2 は、指紋登録を行うとき、指紋の特徴点である指紋データをメモリ 4 3 に出力する。そして、メモリ 4 3 には、登録を行う指紋の特徴点である指紋データが識別番号毎に保存される。また、指紋検出センサ 4 2 は、指紋照合を行うとき指紋データを制御回路 4 4 に出力する。

また、メモリ 4 3 には、指紋データ及び登録されている指紋データに関連する関連情報が保存される。具体的に、メモリ 4 3 には、関連情報として、指紋登録者の氏名や識別番号や機能拡張モジュール 1 0 のシリアルナンバ等が保存されている。そして、制御回路 4 4 で認証が取れたとき、メモリ 4 3 は、認証信号と共に認証の取れた利用者のデータを制御回路 4 4 により S / P・P / S インタフェース 4 9 に出力される。

制御回路 4 4 は、指紋検出部 4 1 の全体を制御するものであり、例えば指紋検出センサ 4 2 に指頭が圧接されたとき、指紋検出センサ 4 2 を駆動し、また、メモリ 4 3 へ登録する指紋データや関連情報の書込やこの関連情報の読出を制御する。また、制御回路 4 4 は、指紋照合を行うとき、指紋検出センサ 4 2 より入力された指紋データとメモリ 4 3 に記憶されている指紋データとを照合し、利用者の認証を行う。そして、制御回路 4 4 は、指紋検出センサ 4 2 より入力された指紋データとメモリ 4 3 より読み出した指紋データとが一致し認証が取れたとき、S / P・P / S インタフェース 4 9 に認証信号を出力する。また、制御回路 4 4 は、指紋検出センサ 4 2 より入力された指紋データとメモリ 4 3 より読み出した指紋データとが一致せず認証が取れなかったとき、非認

証信号をS/P・P/Sインタフェース49に出力する。

以上のような機能拡張モジュール10の使用方法について説明する。まず、機能拡張モジュール10の指紋検出部41に指紋を登録する方法について説明すると、図4及び図5に示すように、機能拡張モジュール10の制御回路44は、利用者がホスト機器1等进行操作することによってホスト機器1からのコマンドを受けて指紋登録モードとなる。次いで、利用者が指紋検出センサ42に指頭を圧接すると、制御回路44は、指紋検出センサ42によりこれを検出し、撮像部で指紋を撮影し、撮影した指紋より、指紋の特徴点、例えば皮膚隆線の分岐や中心を抽出し、指紋データを生成する。そして、制御回路44は、この指紋データに識別番号を付与しメモリ43に出力する。これにより、メモリ43には、利用者の指紋データが保存、すなわち登録される。

なお、このとき、メモリ43には、登録する指紋データに関連する情報を保存することができる。すなわち、ホスト機器1において、利用者がキーボード3やマウス5等进行操作することによって、機能拡張モジュール10に指紋登録者の氏名や識別番号を入力し、この入力データをS/P・P/Sインタフェース49を介して機能拡張モジュール10のメモリ43に記録することができる。

次に、指紋照合の方法について説明する。利用者がホスト機器1の操作部となるキーボード3やマウス5により、特定のコンピュータにアクセスしようとしたらハードディスク51に保存されている特定のファイル等にアクセスしようとする、例えばホスト機器1は、指紋照合による認証要求を行う。

これを受けて利用者は、図3に示すように、指頭を機能拡張モジュール10の指紋検出センサ42に圧接する。すると、制御回路44は、指紋検出センサ42によりこれを検出し、撮像部で指紋を撮影し、撮影した指紋より、指紋の特徴点、例えば皮膚隆線の分岐や中心を抽出し、指紋データを生成する。また、制御回路44は、メモリ43より登録された指紋データを読み出し、このメモリ43から読み出した指紋データと指紋検出センサ42より生成された指紋データとを照合する。そして、制御回路44は、指紋検出センサ42より生成された指紋データとメモリ43より読み出した指紋データとが一致し認証が

取れたとき、制御部 9 を介して S / P ・ P / S インタフェース 4 9 に認証信号を出力する。これと共に、制御回路 4 4 は、認証の取れた利用者の関連情報を S / P ・ P / S インタフェース 4 9 に出力する。ホスト機器 1 がシリアルインタフェース 5 7 を介して認証信号を受信すると、ホスト機器 1 は、特定のコンピュータやウェブサイトへのアクセスやハードディスクに保存されている特定のファイルへのアクセスを許可する。

また、制御回路 4 4 は、指紋検出センサ 4 2 より生成された指紋データとメモリ 4 3 より読み出した指紋データとが一致せず認証が取れなかったとき、非認証信号を S / P ・ P / S インタフェース 4 9 に出力する。ホスト機器 1 がマウス 5 を介して非認証信号を受信すると、ホスト機器 1 は、特定のコンピュータやウェブサイトへのアクセスやハードディスクに保存されている特定のファイルへのアクセスを禁止する。

次いで、筐体 1 1 に対するメモリチップ 2 7 の着脱について説明する。機能拡張モジュール 1 0 は、メモリチップ 2 7 が、端子 3 1 が設けられた前面 2 8 a を挿入端として、筐体 1 1 の側面 1 1 c に設けられた挿脱口 2 3 より挿入される。このとき、メモリチップ 2 7 は、チップ本体 2 8 のガイド部 3 2 を装着部 2 2 側のガイド凹部 2 6 に係合させて、挿脱口 2 3 より装着部 2 2 内に挿入される。従って、利用者は、円滑にメモリチップ 2 7 の装着部 2 2 への挿入を行うことができる。そして、メモリチップ 2 7 の挿入が完了すると、メモリチップ 2 7 は、端子 3 1 が装着部 2 2 の接続端子 2 5 に接触されることにより、図 6 に示すメモリチップ 2 7 側のチップインタフェース 5 1 が筐体 1 1 側のチップインタフェース 5 0 に接続されることになる。

メモリチップ 2 7 の装着部 2 2 への装着が完了したとき、メモリチップ 2 7 を構成するチップ本体 2 8 の背面 2 8 e は、筐体 1 1 の挿脱口 2 3 が設けられた側面 1 1 c と略面一の状態となる。従って、機能拡張モジュール 1 0 は、ホスト機器 1 への挿入を円滑に行うことができると共に、利用者が機能拡張モジュール 1 0 を持ったときの感触が悪くなることを防止できる。

なお、筐体 1 1 は、装着部 2 2 を複数設けてもよく、記憶容量の同じメモリチップ 2 7 を装着したり、記憶容量の異なるメモリチップ 2 7 を装着してもよ

い。従って、利用者は、使用目的に応じて機能拡張モジュール 10 の全体の記憶容量を自由に決めることができる。

また、機能拡張モジュール 10 は、複数の指紋データ及び関連情報を記憶したメモリチップ 27 を装着することにより、複数人分の指紋照合を行うことができるようにしてもよい。この場合、メモリチップ 27 は、チップインタフェース 50, 51 を介して複数人分の指紋データを制御回路 44 に送信する。これにより、機能拡張モジュール 10 は、メモリチップ 27 を交換するだけで、複数人分の指紋照合を行うことができ、一つのホスト機器 1 及び機能拡張モジュール 10 を複数人で共有することができる。

更に、利用者は、一又は複数の装着部 22 に、楽曲データや画像データを保存したメモリチップ 27 とコンピュータにより処理される処理データを保存したメモリチップ 27 を装着するといったように、データの種別に応じて分類してデータが保存されたメモリチップ 27 を装着することができる。これによって、利用者は、データ管理を容易に行うことができる。

また、筐体 11 よりメモリチップ 27 を取り出すときには、開口部 24 より外部に臨まされたメモリチップ 27 を挿脱口 23 の方向にスライドすることによって容易に行うことができる。

以上のようにして、装着部 22 にメモリチップ 27 が装着された機能拡張モジュール 10 は、図 1 に示すように、筐体 11 の端子部 13 が設けられた前面 11a を挿入端として、ホスト機器 1 の挿脱口 2 に挿入される。このとき、筐体 11 には、前面 11a 側に面取り部 17 と誤挿入防止溝 18 が設けられている。従って、機能拡張モジュール 10 では、正規でない状態、例えば裏返しの状態では機能拡張モジュール 10 を挿脱口 2 より挿入したときには挿入が阻止され、誤挿入を防止することができる。そして、正規な状態でホスト機器 1 の装着部に装着された機能拡張モジュール 10 は、脱落防止用凹部 19 にホスト機器 1 の装着部に設けられた弾性係合片等が係合されることで、装着部に確実に装着され、脱落が防止される。

機能拡張モジュール 10 がホスト機器 1 に装着されると、電極 16 にホスト機器 1 側の端子群が接触され、図 6 に示すように、機能拡張モジュール 10 側

のS/P・P/Sインタフェース49がホスト機器1側のシリアルインタフェース57に接続される。すると、S/P・P/Sインタフェース49には、ホスト機器1からシリアルプロトコルバスステート信号BSとシリアルクロックSCLKが供給される。そして、ホスト機器1の全体を制御するCPU等の制御部は、指紋検出部41より認証信号を受信した後、アプリケーションを実行することによりファイルマネージャ55を実現し、このファイルマネージャ55は、筐体11の装着部22に装着されたメモリチップ27のフラッシュメモリ29よりファイル名、データサイズ等のデータの情報の読出を行う。

また、メモリチップ27のフラッシュメモリ29にデータを書き込むとき、ファイルマネージャ55は、自らを更新すると共に転送プロトコルインタフェース56とシリアルインタフェース57とを介して機能拡張モジュール10にデータを出力する。そして、ファイルマネージャ55からの制御信号に基づいて、メモリコントローラ46は、シリアルプロトコルバスステート信号BSとシリアルクロックSCLKに従って、ホスト機器1から入力されるデータをS/P・P/Sインタフェース49を介してページバッファ48に一時的に記憶し、次いで、チップインタフェース50、51を介して所定番地の装着部22に装着されたメモリチップ27のフラッシュメモリ29にデータを記憶する。

なお、複数のメモリチップ27が装着され、所定番地のメモリチップ27のフラッシュメモリ29に記憶されたデータを読み出すときは、ファイルマネージャ55からの制御信号に基づいて、メモリコントローラ46は、シリアルプロトコルバスステート信号BSとシリアルクロックSCLKに従って、所定のメモリチップ27のフラッシュメモリ29よりデータをページバッファ48に読み出し、次いで、S/P・P/Sインタフェース49を介してホスト機器1に出力する。そして、ファイルマネージャ55は、シリアルインタフェース57と転送プロトコルインタフェース56を介してデータの読出を行う。

なお、ホスト機器1の装着部22に装着された機能拡張モジュール10は、筐体11の係合凹部21に係合された排出機構によって挿脱口2より外部に排出される。

また、メモリチップ 27 は、単体で、ホスト機器 1 の外部記憶装置として用いることもできる。このときには、機能拡張モジュール 10 の装置本体を構成する筐体 11 は、メモリチップ 27 を直接装着部 22 に装着することができないホスト機器でデータの読出や書込を行うときのアダプタ装置として機能する。

以上のような機能拡張モジュール 10 によれば、メモリチップ 27 の交換だけで、全体の記憶容量を決めることができ、利用者は、使用目的に応じて機能拡張モジュール 10 の記憶容量を変えることができ使い勝手を良くすることができる。また、利用者は、装着部 22 を複数形成することにより、用途を使い分けることができる。例えば、1 番地の装着部 22 に装着されたメモリチップ 27 には、楽曲データや画像データを保存し、2 番地の装着部 22 に装着されたメモリチップ 27 にコンピュータで処理される処理データを保存することができる。従って、利用者は、データ管理を容易に行うことができる。更に、利用者は、更なるメモリが必要なとき、メモリチップ 27 のみを購入すればよいことから、経済的な負担を軽減することができる。

また、複数人分の指紋データを有するメモリチップ 27 を装着することにより、機能拡張モジュール 10 は、複数人分の指紋照合を行うことができ、一つのホスト機器及び機能拡張モジュール 10 を複数人で共有することができる。

なお、機能拡張モジュール 10 は、筐体 11 に設けられた装着部 22 に、メモリチップ 27 以外の集積回路チップを装着するようにしてもよい。アダプタ装置である筐体 11 にメモリチップ 27 以外の集積回路チップを装着したとき、これは、ホスト機器又は情報処理装置の機能拡張装置として機能する。

また、機能拡張モジュール 10 は、ホスト機器 1 に設けられた機能拡張モジュール 10 の挿脱口 2 に対応していないメモリチップ 27 等の集積回路チップを装着部 22 に装着することができるため、挿脱口 2 と異なる規格の集積回路チップをホスト機器 1 に接続させることができる。

次に、デジタルカメラ機能を搭載した機能拡張モジュール 10 について説明する。なお、上述した指紋検出部を備えた機能拡張モジュール 10 と同一の構成、部材については同一の符号を付してその詳細を省略する。

この機能拡張モジュール70は、図7に示すように、上記機能拡張モジュール10と同一の形状に形成され、一端に装着部22が設けられメモリチップ27等の集積回路チップが着脱自在に装着されている。また、機能拡張モジュール70は、上下ハーフを突き合わせ結合して形成された筐体11と、メモリチップ27や後述する制御回路74からの情報信号の読み出し、書き込み等を行う制御部9が構成された半導体素子12が内蔵されている。さらに、機能拡張モジュール70は、前面11aから底面11bに亘るように、端子部13が形成され、シリアルインタフェースにより電極16を介してホスト機器1とデータのやりとりを行う。

この機能拡張モジュール70は、筐体11の背面11f側に着脱可能に取り付けられCCD素子71等の撮像素子を備えた撮像部73と、この撮像部73により撮像された映像信号をホスト機器1に送信したり、メモリチップ27に保存する制御回路74と、制御回路74により生成された撮像信号を記憶するバッファ75を備え、ホスト機器1とは独立にデジタルカメラとして機能する。また、機能拡張モジュール70は、撮像部73を取り外して画像表示部を備えたホスト機器1と端子部13を介して接続されることにより、ホスト機器1の画像表示部に撮像された画像を表示させることができる。すなわち、機能拡張モジュール70は、ホスト機器1の外部記憶装置として機能する。

画像を取り込む撮像部73は、筐体11の背面11f側に取り付けられ、略矩形状の筐体73aと、筐体73a内に設けられた撮像レンズ76と、撮像レンズ76より入射された光を光電変換し、撮像信号を生成するCCD (Charge Coupled Device) 素子71とを備える。また、撮像部73により撮影された映像信号を処理する制御回路74は、上記撮像部73により撮像された撮像信号をデジタル信号に変換するA/Dコンバータと、色コーディングに対応した信号処理をする信号処理部と、信号処理された撮像信号を圧縮する圧縮部等を備える。また、制御回路74により生成された映像信号を一時的に保存するバッファ75は、機能拡張モジュール70の制御部9と接続され、撮像信号をS/P・P/Sインタフェース49を介してホスト機器1に送信し、また装着部22内に装着されたメモリチップ27に映像データを記憶させることもできる。

次いで、この機能拡張モジュール70の撮像方法について説明する。撮像部73のCCD素子71により生成された撮像信号は、原色(R、G、B)或いは補色(Ye、Cy、Mg)の色コーディングフィルタにより色コーディングされ、制御回路74のA/Dコンバータに出力され、デジタル方式の画像データに変換された後、信号処理部に出力される。出力された画像データは、CCD素子71の色コーディングフィルタによる色コーディングに対応したデコード処理等が行われ輝度情報、色差情報等が生成される。デコード処理された画像データは、例えばJPEG (Joint Photographic Experts Group) 形式で圧縮され、バッファ75に出力される。また、JPEG形式で圧縮された画像データは、制御部9により、S/P・P/Sインタフェース49を介してホスト機器1に転送され、また、チップインタフェース50を介してメモリチップ27に転送される。

このような機能拡張モジュール70によれば、メモリチップ27に保存された画像データの容量が大きくメモリチップ27の容量が足りない場合でも、メモリチップ27を交換するだけで、記憶容量を増やすことができる。

また、機能拡張モジュール70は、日付や場所等の撮像データの種類に応じてメモリチップを交換することにより、一つのメモリチップに複数種類の撮像データが混在することが防止でき、データ管理を容易に行うことができる。

また、メモリチップ27が装着された機能拡張モジュール70に、撮像部73が取り付けられることにより、この機能拡張モジュール70は、ホスト機器1とは独立して、単体でデジタルスチルカメラとして機能する。このとき、撮像部73は、機能拡張モジュール70の筐体11内にメモリチップ27及び制御回路74が形成されているため、撮像部73の筐体73aの小型化、軽量化を図ることができ、携帯性の向上を図ることができる。

さらに、機能拡張モジュール70は、撮像部73が取り外され、画像表示部を備えたホスト機器1に装着されることにより、JPEG形式で圧縮された画像データを転送し、撮像された画像をホスト機器1の画像表示部に表示させることができる。すなわち、機能拡張モジュール70は、ホスト機器1の外部記憶装置としても使用することができる。

また、機能拡張モジュール70は、ホスト機器1に設けられた機能拡張モジュール10の挿脱口2に対応していないメモリチップ27等の集積回路チップを装着部22に装着することができるため、挿脱口2と異なる規格の集積回路チップをホスト機器1に接続させることができる。

なお、機能拡張モジュール70は、撮像部73の筐体73aにメモリチップ27等の集積回路チップの装着部22を設けるようにしてもよい。

次に、GPS (Global Positioning System) 機能を搭載した機能拡張モジュール10について説明する。なお、上述した指紋検出部を備えた機能拡張モジュール10と同一の構成、部材については同一の符号を付してその詳細を省略する。

この機能拡張モジュール90は、図8に示すように、上記機能拡張モジュール10と同一の形状に形成され、一端に装着部22が設けられメモリチップ27等の集積回路チップが着脱自在に装着されている。また、機能拡張モジュール90は、上下ハーフを突き合わせ結合して形成された筐体11と、メモリチップ27と、筐体11内に内蔵され、後述する測位演算制御部94から緯度経度情報等からなる位置データを読み出して、ホスト機器1に送信し、またメモリチップ27に保存する制御部9が構成された半導体素子12とを有する。さらに、機能拡張モジュール90は、筐体11の前面11aから底面11bに亘るように、端子部13が形成され、S/P・P/Sインタフェース49により電極16を介してホスト機器1とデータのやりとりを行う。

また、この機能拡張モジュール90は、筐体11の背面11f側に着脱可能に取り付けられたGPSアンテナ91等の素子を備えた受信部93と、この受信部93により受信されたGPS信号から利用者の位置を検出する測位演算制御部94とを備えることにより、ホスト機器1とは独立にGPS受信機として機能する。また、機能拡張モジュール90は、受信部93を取り外して画像表示部を備えたホスト機器1と端子部13を介して接続されることにより、ホスト機器1の画像表示部に機能拡張モジュール90の現在位置を表示する。すなわち、機能拡張モジュール90は、ホスト機器1の機能を拡張するモジュールとして機能する。

G P S 衛星からの電波を受信する受信部 9 3 は、アンテナ 9 6 と、アンテナ 9 6 より入射された G P S 信号のデジタル信号処理を行う G P S 信号処理部 9 7 とを有する。G P S 信号処理部 9 7 は、複数の G P S 衛星から受信した各 G P S 信号の周波数変換を行った後、各 G P S 信号を測位演算制御部 9 4 に送信する。測位演算制御部 9 4 は、受信した G P S 信号より機能拡張モジュール 9 0 の位置を検出する。

具体的には、G P S アンテナ 9 1 は、複数の G P S 衛星からの高精度な時間信号を含んだ電波を受信し、G P S 信号処理部 9 7 は、受信された受信信号に復調等の処理を施して時間信号を再生し、この時間信号を位置検出回路を備えた測位演算制御部 9 4 に供給する。

測位演算制御部 9 4 は、時間信号に基づいて各 G P S 衛星までの距離を割り出し、それらの距離を半径として各衛星の絶対位置からの球面の交点として求められる機能拡張モジュール 9 0 の緯度及び経度を検出する。そして、測位演算制御部 9 4 は、この機能拡張モジュール 9 0 の緯度経度情報を、制御部 9 に供給する。

制御部 9 は、機能拡張モジュール 9 0 が画像表示部を有するホスト機器 1 に装着されると、S / P ・ P / S インタフェース 4 9 を介して緯度経度情報をホスト機器 1 に送信する。そして、緯度経度情報を受信したホスト機器 1 は、画像表示部に機能拡張モジュール 9 0 の現在位置を表示する。また、機能拡張モジュール 9 0 がデータ通信機能を有する携帯電話やコンピュータ等のホスト機器 1 に装着され、S / P ・ P / S インタフェース 4 9 を介して緯度経度情報が送信されることにより、ホスト機器 1 は、緯度経度情報を他の携帯電話やコンピュータに送信することができる。

また、制御部 9 は、チップインタフェース 5 0 , 5 1 を介して、装着部 2 2 に装着されたメモリチップ 2 7 に緯度経度情報を送信し、記憶させる。

以上のような機能拡張モジュール 9 0 によれば、メモリチップ 2 7 に保存された緯度経度情報等の位置データの容量が大きくメモリチップ 2 7 の容量が足りない場合でも、メモリチップ 2 7 を交換するだけで、記憶容量を増やすことができる。

また、機能拡張モジュール 90 は、日付や場所等の位置データの種類に応じてメモリチップを交換することにより、一つのメモリチップに複数種類の位置データが混在することを防止でき、データ管理を容易に行うことができる。

さらに、メモリチップ 27 が装着された機能拡張モジュール 90 に、受信部 93 が取り付けられることにより、この機能拡張モジュール 90 は、ホスト機器 1 とは独立して、単体で GPS 受信機として機能する。このとき、受信部 93 は、機能拡張モジュール 90 の筐体 11 内にメモリチップ 27 及び測位演算制御部 94 が形成されているため、受信部 93 の筐体 93a の小型化、軽量化を図ることができ、携帯性の向上を図ることができる。

また、機能拡張モジュール 90 は、受信部 93 が取り外され、画像表示部を備えたホスト機器 1 に装着されることにより、緯度経度情報を送信し、現在位置を画像表示部に表示させることができる。すなわち、機能拡張モジュール 90 は、ホスト機器 1 の機能を拡張するモジュールとして使用することができる。

また、機能拡張モジュール 90 は、ホスト機器 1 に設けられた機能拡張モジュール 10 の挿脱口 2 に対応していないメモリチップ 27 等の集積回路チップを装着部 22 に装着することができるため、挿脱口 2 と異なる規格の集積回路チップをホスト機器 1 に接続させることができる。

なお、機能拡張モジュール 90 は、受信部 93 にメモリチップ 27 等の集積回路チップの装着部 22 を設けるようにしてもよい。

また、本発明が適用された機能拡張モジュールが一つの機能を有する場合について説明したが、本発明はこれに限られることなく、機能拡張モジュールが複数の機能を有するようにしてもよい。

つぎに、デジタルカメラ機能を搭載した機能拡張モジュール 100 について説明をする。

以下に説明をする機能拡張モジュール 100 と、図 7 に示した機能拡張モジュール 70 との相違点は、装着されるメモリチップが、そのメモリチップ単体でホスト機器に接続されて外部メモリ装置として用いられるという点である。また、機能拡張モジュール 100 にメモリチップが装着された場合には、カメラ機能とメモリ機能のいずれか一方の機能のみが、ホスト機器に認識されるこ

ととなる。つまり、機能拡張モジュールに装着されたメモリチップは、カメラ機能の一部として用いられるのではなく、メモリ装置としてホスト機器に認識される。

以下、本機能拡張モジュール100に装着されるメモリチップのことを、小型メモリメモリカードと呼ぶ。さらに、機能拡張モジュール100がカメラ機能として動作するモードのことをカメラモードといい、機能拡張モジュール100がメモリ機能として動作するモードのことをメモリモードという。

図9に、機能拡張モジュール100と、この機能拡張モジュール100に装着される小型メモリカード110の概観斜視図を示す。

機能拡張モジュール100は、図9に示すように、I/Oモジュール部111と、カメラ部112とから構成されている。I/Oモジュール部111は、上記機能拡張モジュール10と同一の形状とされ、一方の単部にホスト機器との接続端子となる端子部13が設けられている。カメラ部112は、I/Oモジュール部111の端子部13の反対側の端部に設けられている。カメラ部111には、例えば、CCDイメージセンサや光学系等が設けられている。また、機能拡張モジュール100には、端子部13とは反対側の端部に、小型メモリカード120が挿入されるスロット122が設けられている。小型メモリカード110は、このスロット122に挿入されることによって、機能拡張モジュール100に装着される。

また、カメラ部12は、図中X方向に回転自在となっており、レンズの方向を自在に変えることが可能である。

図10に、機能拡張モジュール100の内部ブロック図を示す。

機能拡張モジュール100は、カメラ制御部131と、カメラ処理部132と、バススイッチ133と、SRAM134とを備えている。また、小型メモリカード120は、スロット122を介して機能拡張モジュール100の内部ブロックと接続される。

カメラ制御部131は、バスステートBS、シリアルクロックSCLK、シリアルデータDIOを用いた3線式の半2重シリアル方式のデータ転送プロトコルを用いて、ホスト機器とデータのやり取りを行う。それとともにカメラ

制御部 131 は、カメラ処理部 132 の動作制御を行う。

カメラ処理部 132 は、内部に、レンズ等の光学系 135 と、CCDイメージセンサ 136 と、画像処理部 137 とを備えている。カメラ処理部 132 は、カメラ制御部 131 からの制御に従い、被写体画像を撮像し、撮像して得られた画像データを SRAM 134 に転送する。

SRAM 134 は、カメラ処理部 132 で撮像された画像データを保持するメモリである。カメラ処理部 132 で撮像された画像データは、カメラ制御部 131 を介して、一旦 SRAM 134 に格納される。SRAM 134 に格納されている画像データは、例えばホスト機器からの転送命令により、カメラ制御部 131 を介してホスト機器に転送される。なお、機能拡張モジュール 100 では、カメラ処理部 132 から SRAM 134 内に画像データを転送する場合には、ホスト機器から動作制御コマンドを与えるか、或いは、カメラブロック 110 を手動で回転することにより、強制転送を行うことができる。

小型メモリカード 120 は、上記カメラ制御部 131 とホスト機器との間のデータ転送プロトコルと同一のデータ転送プロトコルを用いて、ホスト機器とやり取りを行う。なお、小型メモリカード 120 とホスト機器とのインタフェースの物理ラインは、シリアルクロック SCLK の信号線はホスト機器と直接接続されているが、シリアルデータのバスラインはバススイッチ 133 を介してホスト機器と接続されている。バススイッチ 133 は、小型メモリカード 120 とホスト機器との間の接続ラインをオンオフするスイッチである。バススイッチ 133 の接続状態は、カメラ制御部 131 により制御される。カメラ制御部 131 は、動作モードがメモリモードのときにはホスト機器と小型メモリカード 120 間のシリアルデータバスを接続し、動作モードがカメラモードのときにはホスト機器と小型メモリカード 120 間のシリアルデータバスを接続しない。バスステート BS の信号線は、カメラ制御部 131 から供給される。

また、小型メモリカード 132 の挿抜検出用の接続端子 INS は、カメラ制御部 131 に接続されている。カメラ制御部 131 は、装着検出用の接続端子 INS の接続ラインをモニタして、小型メモリカード 120 が本機能拡張モジュール 100 に装着されているか否かを判断する。

図 1 1 に、カメラ制御部 1 3 1 の内部ブロック図を示す。

カメラ制御部 1 3 1 は、図 1 1 に示すように、インタフェース回路 (I / F) 1 4 1 と、レジスタ回路 1 4 2 と、バッファ回路 1 4 3 と、コントローラ 1 4 4 とを備えている。

インタフェース回路 1 4 1 は、3 線式半 2 重パラレル方式のデータ転送プロトコルを用いて、ホスト機器 2 との間でデータの転送を行う回路である。

レジスタ回路 1 4 2 は、例えば、ホスト機器から転送されるコントローラ 1 4 4 に対する動作制御コマンド、機能拡張ブロック 1 0 0 の内部状態、動作制御コマンドを実行する際に必要な諸処のパラメータや諸所のパラメータ等を記憶する回路である。レジスタ回路 1 4 2 は、ホスト機器及びコントローラ 1 4 4 の両者からアクセスされる。データの書き込みを行う場合、ホスト機器は書き込み用のレジスタ (ライトレジスタ) 1 4 2 a に対してアクセスを行い、データの読み出しを行う場合には、ホスト機器は読み出し用のレジスタ (リードレジスタ) 1 4 2 b に対してアクセスを行う。なお、ホスト機器は、機能拡張モジュール 1 0 0 のデータ転送プロトコル上で規定される転送プロトコルコマンドを用いて、レジスタ回路 1 4 2 に対してアクセスを行う。すなわち、レジスタ回路 1 4 2 に格納される動作制御コマンドや各種パラメータに対してホスト機器が書き込みや読み出しをする場合には、この転送プロトコルコマンドを用いて行う。

データバッファ回路 1 4 3 は、ホスト機器に転送する画像データを、一時的に保存するメモリ回路である。

コントローラ 1 4 4 は、ホスト機器から転送された動作制御コマンドに従い、カメラ処理部 1 3 2 や S R A M 1 3 4 に対する制御及びレジスタ回路 1 4 2 内に格納されているデータの更新処理等を行う。なお、本インタフェースプロトコルでは、動作制御コマンドが一旦レジスタ回路 1 4 2 に格納されたのちに、コントローラ 1 4 4 がカメラ処理部 1 3 2 等の動作制御を行う。

つまり、ホスト機器は、カメラ制御部 1 3 1 に対して動作命令を与える場合には、上記データ転送プロトコルに従って動作制御コマンドをレジスタ回路 1 4 2 の所定のアドレスに書き込めばよい。コントローラ 1 4 4 は、レジスタ回

路 1 4 2 の所定のアドレスに動作制御コマンドが書き込まれ、書き込まれた動作制御コマンドの内容に従い、カメラ処理部 1 3 2 等に対して動作制御を行うこととなる。

図 1 2 に、小型メモ리카ード 1 2 0 の内部ブロック図を示す。

小型メモ리카ード 1 2 0 は、インタフェース回路 (I / F) 1 5 1 と、レジスタ回路 1 5 2 と、データバッファ回路 1 5 3 と、コントローラ 1 5 4 と、フラッシュメモリ 1 5 5 とを備えて構成される。

インタフェース回路 1 5 1 は、3 線式半 2 重パラレル方式のデータ転送プロトコルを用いて、ホスト機器との間でデータの転送を行う回路である。インタフェース回路 1 5 1 とホスト機器との間のデータ転送プロトコルは、上記カメラ制御部 1 3 1 と同一である。

レジスタ回路 1 5 2 は、例えば、ホスト機器から転送される動作制御コマンド、小型メモ리카ード 1 2 0 内の内部状態、動作制御コマンドを実行する際に必要な諸処のパラメータ、フラッシュメモリ 1 5 5 内のファイル管理情報等を記憶する回路である。レジスタ回路 1 5 2 は、ホスト機器及びコントローラ 1 5 4 の両者からアクセスされる。データの書き込みを行う場合、ホスト機器は書き込み用のレジスタ (ライトレジスタ) 1 5 2 a に対してアクセスを行い、データの読み出しを行う場合には、ホスト機器は読み出し用のレジスタ (リードレジスタ) 1 5 2 b に対してアクセスを行う。ホスト機器は、上記カメラ処理制御部と同一の転送プロトコルコマンドを用いて、レジスタ回路 1 5 2 に対してアクセスを行う。

データバッファ回路 1 5 3 は、フラッシュメモリ 1 5 5 へ書き込まれるデータ、並びに、フラッシュメモリ 1 5 5 から読み出されたデータを、一時的に保存するメモリ回路である。

コントローラ 1 5 4 は、レジスタ回路 1 5 2 内に格納されている動作制御コマンドに従い、データバッファ回路 1 5 3 とフラッシュメモリ 1 5 5 との間のデータのやり取りの制御、小型メモ리카ード 1 2 0 のその他のファンクションの制御、並びに、レジスタ回路 1 5 2 内に格納されているデータの更新処理等を行う。

フラッシュメモリ 155 は、例えば、NAND 型のフラッシュメモリ等の不揮発性の半導体メモリである。

以上のような小型メモリカード 120 に対して動作命令を与える場合には、ホスト機器は、上記データ転送プロトコルに従って動作制御コマンドをレジスタ回路 152 に書き込む。コントローラ 154 は、レジスタ回路 152 に動作制御コマンドが書き込まれと、書き込まれた動作制御コマンドの内容に従い、フラッシュメモリ等に対して動作制御を行う。

つぎに、カメラ制御部 131 のレジスタ回路 142 の各種レジスタについて説明をする。

レジスタ回路 142 のパラメータの内容は、READ_REG コマンドと呼ぶ動作制御コマンドによりホスト機器から読み出しが行われ、WRITE_REG コマンドと呼ぶ動作制御コマンドによりホスト機器から書き込みが行われる。なお、READ_REG コマンドでは、リードレジスタ 142 b からデータの読み出しが行われ、WRITE_REG コマンドでは、ライトレジスタ 142 a へデータの書き込みが行われる。

レジスタ回路 142 には、機能拡張モジュール 100 の動作モードを示すパラメータが記録されるカテゴリレジスタが設けられている。コントローラ 144 は、カテゴリレジスタ内のデータに応じて、動作モードをカメラモード又はメモリモードに切り替える。コントローラ 144 は、動作モードがカメラモードの場合には、カメラ処理部 132 をスタンバイ状態とするともに、バススイッチ 133 をオフにして小型メモリカード 120 とホスト機器とのデータバスを切断する。コントローラ 144 は、動作モードがメモリモードの場合には、カメラ処理部 132 のスタンバイ状態を解除するとともに、バススイッチ 133 をオンにして小型メモリカード 120 とホスト機器とのデータバスを接続する。カテゴリレジスタ内のデータは、ホスト機器から書き換えが可能である。従って、ホスト機器側から機能拡張モジュール 100 の動作モードを制御することができる。

なお、小型メモリカード 120 内のレジスタ回路 152 にもカテゴリレジスタがある。小型メモリカード 120 内のカテゴリレジスタには、カメラモー

ドの値を書き込むことはできない。

以下、カテゴリレジスタの値は、カメラモードの場合には0 x 0 6 であると し、メモリモードである場合には0 x 0 0 であるものとする。従って、カメラ 制御部 1 3 1 のカテゴリレジスタには、0 x 0 0 又は0 x 0 6 の値が書き込ま れる。なお、小型メモリカード 1 2 0 のカテゴリレジスタは、0 x 0 0 で固定 である。また、小型メモリカード 1 2 0 が装着されていない場合には、カメラ 制御部 1 3 1 のカテゴリレジスタの値は、0 x 0 6 で固定である。

また、レジスタ回路 1 4 2 には、S R A M 1 3 4 に格納されている画像デー タを反転してホスト機器に転送するか否かを示すパラメータが格納されるカ メラ反転レジスタが設けられている。本機能拡張モジュール 1 0 0 では、カメ ラ部 1 1 2 が回転自在に設けられているため、カメラ部 1 1 2 が基準の位置か ら 1 8 0 度回転した場合、表示される画像が基準位置と上下方向或いは左右方 向に反転してしまう。コントローラ 1 4 4 は、カメラ部 1 1 2 の回転位置を判 別し、カメラ部 1 1 2 が通常位置にあるか、反転位置にあるかに応じて、カメ ラ反転レジスタ内のパラメータの値を変化させる。そして、コントローラ 1 4 4 は、S R A M 1 3 4 内に格納されている画像データをホスト機器へ転送する 場合、カメラ反転レジスタの値に応じて、画像データを反転させる。

また、レジスタ回路 1 4 2 には、小型メモリカード 1 2 0 が装着されている か否かを示すパラメータが格納されるカード装着レジスタが設けられている。 このカード装着レジスタの値は、コントローラ 1 4 4 により書き込みがされる。 コントローラ 1 4 4 は、小型メモリカード 1 2 0 の挿抜検出端子 I N S との接 続ラインをモニタして、本機能拡張モジュール 1 0 0 に小型メモリカード 1 2 0 が装着されているか否かを判断し、カード装着レジスタの値を更新する。

また、レジスタ回路 1 4 2 には、カメラ処理部 1 3 2 から S R A M 1 3 4 へ 画像データの転送を許可するか、或いは、許可しないかを制御するパラメータ が格納されるカメラ制御レジスタがある。コントローラ 1 4 4 は、このカメラ 制御レジスタの値を参照して、カメラ処理部 1 3 2 から S R A M 1 3 4 へ画像 データを転送する。

つぎに、機能拡張モジュール 1 0 0 のモード切替状態の遷移について説明を

する。

図 1 3 に、機能拡張モジュール 1 0 0 のモードの状態遷移図を示す。

機能拡張モジュール 1 0 0 は、電源が投入されると、カード装着レジスタの値を検出し、小型メモリカード 1 2 0 が装着されているか否かを判断する。機能拡張モジュール 1 0 0 は、小型メモリカード 1 2 0 が装着されている場合にはメモリモード (S t 2) に遷移し、小型メモリカード 1 2 0 が装着されていない場合にはカメラモード (S t 1) に遷移する。

機能拡張モジュール 1 0 0 は、電源投入後には、カテゴリレジスタの値をモニタして状態を遷移させる。機能拡張モジュール 1 0 0 は、カテゴリレジスタの値が例えば 0 x 0 6 のカメラモードに変化した場合にはカメラモード (S t 1) に状態を遷移させ、カテゴリレジスタの値が例えば 0 x 0 0 のメモリモードに変換した場合にはメモリモード (S t 2) に状態を遷移させる。

なお、機能拡張モジュール 1 0 0 は、電源投入後も、カード装着レジスタの値をモニタし、もし、途中でカードが取り出された場合には、強制的にモードをカメラモードに遷移させる。

つぎに、機能拡張モジュール 1 0 0 に小型メモリカード 1 2 0 が装着されているときの電源投入時の起動シーケンスについて、図 1 4 を参照して説明をする。なお、以下の起動シーケンスで用いられる SET_R_W_REG_ADRS コマンドは、READ_REG コマンド、WRITE_REG コマンドでアクセスするレジスタ回路のアドレス位置を指定するコマンドである。

電源が投入されると、ホスト機器は、カテゴリレジスタのアドレスを指定する SET_R_W_REG_ADRS コマンドを送出する (ステップ S 1 1)。送出的れた SET_R_W_REG_ADRS コマンドは、カメラ制御部 1 3 1 のレジスタ回路に与えられる。続いて、ホスト機器は、ライトレジスタ 1 4 2 a 内のカテゴリレジスタに対して 0 x 0 0 を書き込むため、WRITE_REG コマンドを送出する (ステップ S 1 2)。送出的れた WRITE_REG コマンドは、カメラ制御部 1 3 1 のライトレジスタ 1 4 2 a 内のカテゴリレジスタに与えられ、0 x 0 0 が書き込まれる。カメラ制御部 1 3 1 のコントローラ 1 4 4 は、ライトレジスタ 1 4 2 a のカテゴリレジスタに 0 x 0 0 が書き込まれると、小型メモリカード 1 2 0 が装着され

ているか否かを判断し、小型メモリカード120が装着されているのでリードレジスタ142b内のカテゴリレジスタに0x00を書き込む。続いて、ホスト機器は、READ_REGコマンドを送出し、リードレジスタ142bのカテゴリレジスタに格納されている値である0x00がカテゴリレジスタから返信される（ステップS13）。

以上のようにカテゴリレジスタに0x00が書き込まれることによって、機能拡張モジュール100がメモリモードで動作することとなる。

続いて、ホスト機器は、カテゴリレジスタに対して0x06を書き込むため、WRITE_REGコマンドを送出する（ステップS14）。送出されたWRITE_REGコマンドは、カメラ制御部131のライトレジスタ142a内のカテゴリレジスタに与えられ、0x06が書き込まれる。カメラ制御部131のコントローラ144は、ライトレジスタ142aのカテゴリレジスタに0x06が書き込まれると、リードレジスタ142bのカテゴリレジスタに0x06を書き込む。続いて、ホスト機器は、カテゴリレジスタのアドレスを指定するSET_R_W_REG_ADRSコマンドを送出する（ステップS15）。送出されたSET_R_W_REG_ADRSコマンドは、カメラ制御部131のレジスタ回路に与えられる。続いて、ホスト機器は、READ_REGコマンドを送出し、リードレジスタ142b内のカテゴリレジスタに格納されている値である0x06がカテゴリレジスタから返信される（ステップS16）。

以上のようにカテゴリレジスタに0x06が書き込まれることによって、機能拡張モジュール100は、メモリモードからカメラモードに遷移することとなる。

つぎに、機能拡張モジュール100に小型メモリカード120が装着されていないときの電源投入時の起動シーケンスについて、図15を参照して説明をする。

電源が投入されると、ホスト機器は、カテゴリレジスタのアドレスを指定するSET_R_W_REG_ADRSコマンドを送出する（ステップS21）。送出されたSET_R_W_REG_ADRSコマンドは、カメラ制御部131のレジスタ回路に与えられる。続いて、ホスト機器は、ライトレジスタ142a内のカテゴリレジスタに

対して 0 x 0 0 を書き込むため、WRITE_REG コマンドを送出する（ステップ S 2 2）。送出的れた WRETE_REG コマンドは、カメラ制御部 1 3 1 のライトレジスタ 1 4 2 a 内のカテゴリレジスタに与えられ、0 x 0 0 が書き込まれる。カメラ制御部 1 3 1 のコントローラ 1 4 4 は、ライトレジスタ 1 4 2 a のカテゴリレジスタに 0 x 0 0 が書き込まれると、小型メモリカード 1 2 0 が装着されているか否かを判断し、小型メモリカード 1 2 0 が装着されていないので、リードレジスタ 1 4 2 b のカテゴリレジスタに 0 x 0 6 を書き込む。続いて、ホスト機器は、READ_REG コマンドを送出し、リードレジスタ 1 4 2 b のカテゴリレジスタに格納されている値である 0 x 0 6 がカテゴリレジスタから返信される（ステップ S 2 3）。

続いて、ホスト機器は、ライトレジスタ 1 4 2 a のカテゴリレジスタに対して 0 x 0 6 を書き込むため、WRITE_REG コマンドを送出する（ステップ S 2 4）。送出的れた WRETE_REG コマンドは、カメラ制御部 1 3 1 のライトレジスタ 1 4 2 a のカテゴリレジスタに与えられ、0 x 0 6 が書き込まれる。カメラ制御部 1 3 1 のコントローラ 1 4 4 は、ライトレジスタ 1 4 2 a のカテゴリレジスタに 0 x 0 6 が書き込まれると、リードレジスタ 1 4 2 b のカテゴリレジスタに 0 x 0 6 を書き込む。続いて、ホスト機器は、カテゴリレジスタのアドレスを指定する SET_R_W_REG_ADRS コマンドを送出する（ステップ S 2 5）。送出的れた SET_R_W_REG_ADRS コマンドは、カメラ制御部 1 3 1 のレジスタ回路に与えられる。続いて、ホスト機器は、READ_REG コマンドを送出し、カテゴリレジスタに格納されている値である 0 x 0 6 がカテゴリレジスタから返信される（ステップ S 2 6）。

つぎに、カメラモードからメモリモードへの遷移シーケンスについて、図 1 6 を参照して説明をする。

ホスト機器は、カメラ制御レジスタのアドレスを指定する SET_R_W_REG_ADRS コマンドを送出する（ステップ S 3 1）。送出的れた SET_R_W_REG_ADRS コマンドは、カメラ制御部 1 3 1 のレジスタ回路に与えられる。続いて、ホスト機器は、ライトレジスタ 1 4 2 a のカメラ制御レジスタに対して 0 x 0 1 を書き込むため、WRITE_REG コマンドを送出する（ステップ S 3 2）。送出的れた

WRETE_REGコマンドは、ライトレジスタ142aのカメラ制御レジスタに与えられ、0x01が書き込まれる。カメラ制御レジスタに0x01が書き込まれると、カメラ処理部132からSRAM134への画像データの転送が中断される。

続いて、ホスト機器は、カテゴリレジスタのアドレスを指定するSET_R_W_REG_ADRSコマンドを送出する（ステップS33）。送出的れたSET_R_W_REG_ADRSコマンドは、カメラ制御部131のレジスタ回路に与えられる。続いて、ホスト機器は、ライトレジスタ142aのカテゴリレジスタに対して0x00を書き込むため、WRITE_REGコマンドを送出する（ステップS34）。送出的れたWRETE_REGコマンドは、カメラ制御部131のライトレジスタ142a内のカテゴリレジスタに与えられ、0x00が書き込まれる。カメラ制御部131のコントローラ144は、ライトレジスタ142aのカテゴリレジスタに0x00が書き込まれると、小型メモリカード120が装着されているか否かを判断し、小型メモリカード120が装着されているので、リードレジスタ142b内のカテゴリレジスタに0x00を書き込む。カメラ制御部131は、カテゴリレジスタに0x00が書き込まれると、動作モードを、メモリモードに遷移させる。

続いて、ホスト機器は、カテゴリレジスタのアドレスを指定するSET_R_W_REG_ADRSコマンドを送出する（ステップS35）。送出的れたSET_R_W_REG_ADRSコマンドは、小型メモリカード120のレジスタ回路に与えられる。続いて、ホスト機器は、READ_REGコマンドを送出し、小型メモリカード120のカテゴリレジスタに格納されている値である0x00がカテゴリレジスタから返信される（ステップS36）。

以上のようにカテゴリレジスタに0x00が書き込まれることによって、機能拡張モジュール100がカメラモードからメモリモードに遷移することとなる。

つぎに、メモリモードからカメラモードへの遷移シーケンスについて、図17を参照して説明をする。

ホスト機器は、カテゴリレジスタのアドレスを指定するSET_R_W_REG_ADRS

コマンドを送出する（ステップS 4 1）。送出されたSET_R_W_REG_ADRSコマンドは、カメラ制御部 1 3 1 のレジスタ回路に与えられる。続いて、ホスト機器は、レジスタ回路のライトレジスタ 1 4 2 a に対して 0 x 0 6 を書き込むため、WRITE_REGコマンドを送出する（ステップS 4 2）。送出されたWRITE_REGコマンドは、カメラ制御部 1 3 1 のライトレジスタ 1 4 2 a 内のカテゴリレジスタに与えられる。カメラ制御部 1 3 1 のコントローラ 1 4 4 は、ライトレジスタ 1 4 2 a のカテゴリレジスタに 0 x 0 6 が書き込まれると、リードレジスタ 1 4 2 b のカテゴリレジスタに 0 x 0 6 を書き込む。続いて、ホスト機器は、READ_REGコマンドを送出し、リードレジスタ 1 4 2 b 内のカテゴリレジスタに格納されている値である 0 x 0 6 がカテゴリレジスタから返信される（ステップS 2 3）。機能拡張モジュール 1 0 0 は、カテゴリレジスタに 0 x 0 6 が書き込まれると、動作モードをカメラモードに遷移させる。

続いて、ホスト機器は、カメラ制御レジスタのアドレスを指定するSET_R_W_REG_ADRSコマンドを送出する（ステップS 4 4）。送出されたSET_R_W_REG_ADRSコマンドは、カメラ制御部 1 3 1 のレジスタ回路に与えられる。続いて、ホスト機器は、WRITE_REGコマンドを送出し、カメラ制御部 1 3 1 のライトレジスタ 1 4 2 a 内のカメラ制御レジスタに 0 x 0 1 を格納する（ステップS 4 5）。

産業上の利用可能性

以上詳細に説明したように、本発明に係る機能拡張モジュールによれば、集積回路チップを交換することにより、例えば高容量を有するメモリを備えた機能拡張モジュールを提供することができる。従って、機能拡張モジュールは、使用中にメモリの容量が足りなくなった場合でも、集積回路チップを取り替えるだけで、新しい機能拡張モジュールを用意したり、データをホストコンピュータに移すことなく、メモリの増設を行うことができる。

また、本発明に係る機能拡張モジュールによれば、集積回路チップを差し替えることで、データの種別に応じて集積回路チップを使い分けることができ、

データの管理を容易に行うことができる。

さらに、本発明に係る機能拡張モジュールによれば、筐体内に補助モジュールの制御回路を設けているため、筐体の一端に取り付けられた補助モジュールの小型化、軽量化を図ることができ、携帯性の向上も図ることができる。

また、本発明に係る機能拡張モジュールによれば、ホスト機器に設けられた機能拡張モジュールの挿脱口に対応していない集積回路チップを装着部に装着することができるため、挿脱口と異なる規格の集積回路チップをホスト機器に接続させることができる。

請求の範囲

1. ホスト機器に装着される略矩形状の装置本体と、

上記ホスト機器に電氣的に接続するための上記装置本体の一辺に設けられる第1の接続端子と、

上記装置本体内に形成され、一又は複数の機能を有する機能拡張部と、

上記装置本体の他辺に設けられ、集積回路素子が内蔵された集積回路チップが挿入される挿入口に連続して設けられた、上記集積回路チップが装着される一又は複数の装着部と、

上記装着部に設けられ、上記集積回路チップに設けられた端子群と電氣的に接続される第2の接続端子と、

上記装置本体に内蔵され、上記装着部に装着された上記集積回路チップを制御する制御部とを備える機能拡張モジュール。

2. 上記集積回路チップは、メモリ素子を有するメモリチップであることを特徴とする請求の範囲第1項記載の機能拡張モジュール。

3. 上記装置本体には、さらに上記一又は複数の機能を実現する補助モジュールが取り付けられることを特徴とする請求の範囲第1項記載の機能拡張モジュール。

4. 上記補助モジュールは、上記集積回路チップが装着される装着部と、

上記装着部に設けられ、上記集積回路チップに設けられた端子群と電氣的に接続される接続端子とを備えることを特徴とする請求の範囲第3項記載の機能拡張モジュール。

5. ホスト機器に装着される略矩形状の装置本体と、

内部に集積回路素子を有する一又は複数の集積回路チップと、

上記ホスト機器に電氣的に接続するための上記装置本体の一辺に設けられる第1の接続端子と、

上記装置本体内に形成され、一又は複数の機能を有する機能拡張部と、

上記装置本体の他辺に設けられ、集積回路素子が内蔵された集積回路チップ

が挿入される挿入口に連続して設けられた、上記集積回路チップが装着された一又は複数の装着部と、

上記装着部に設けられ、上記集積回路チップに設けられた端子群と電氣的に接続される第2の接続端子と、

上記装置本体に内蔵され、上記装着部に装着された上記集積回路チップを制御する制御部とを備える機能拡張モジュール。

6. 上記集積回路チップは、メモリ素子を有するメモリチップであることを特徴とする請求の範囲第5項記載の機能拡張モジュール。

7. 上記装置本体には、さらに上記一又は複数の機能を実現する補助モジュールが取り付けられることを特徴とする請求の範囲第5項記載の機能拡張モジュール。

8. 上記補助モジュールは、上記集積回路チップが装着される装着部と、

上記装着部に設けられ、上記集積回路チップに設けられた端子群と電氣的に接続される接続端子とを備えることを特徴とする請求の範囲第7項記載の機能拡張モジュール。

9. ホスト機器に装着される略矩形状の装置本体と、

上記ホスト機器に電氣的に接続するための上記装置本体の一辺に設けられる接続端子と、

上記装置本体内に形成され、所定の機能を有する機能拡張部と、

上記接続端子を介して上記ホスト機器と機能拡張部との間のデータ転送を制御する第1のインタフェース部と

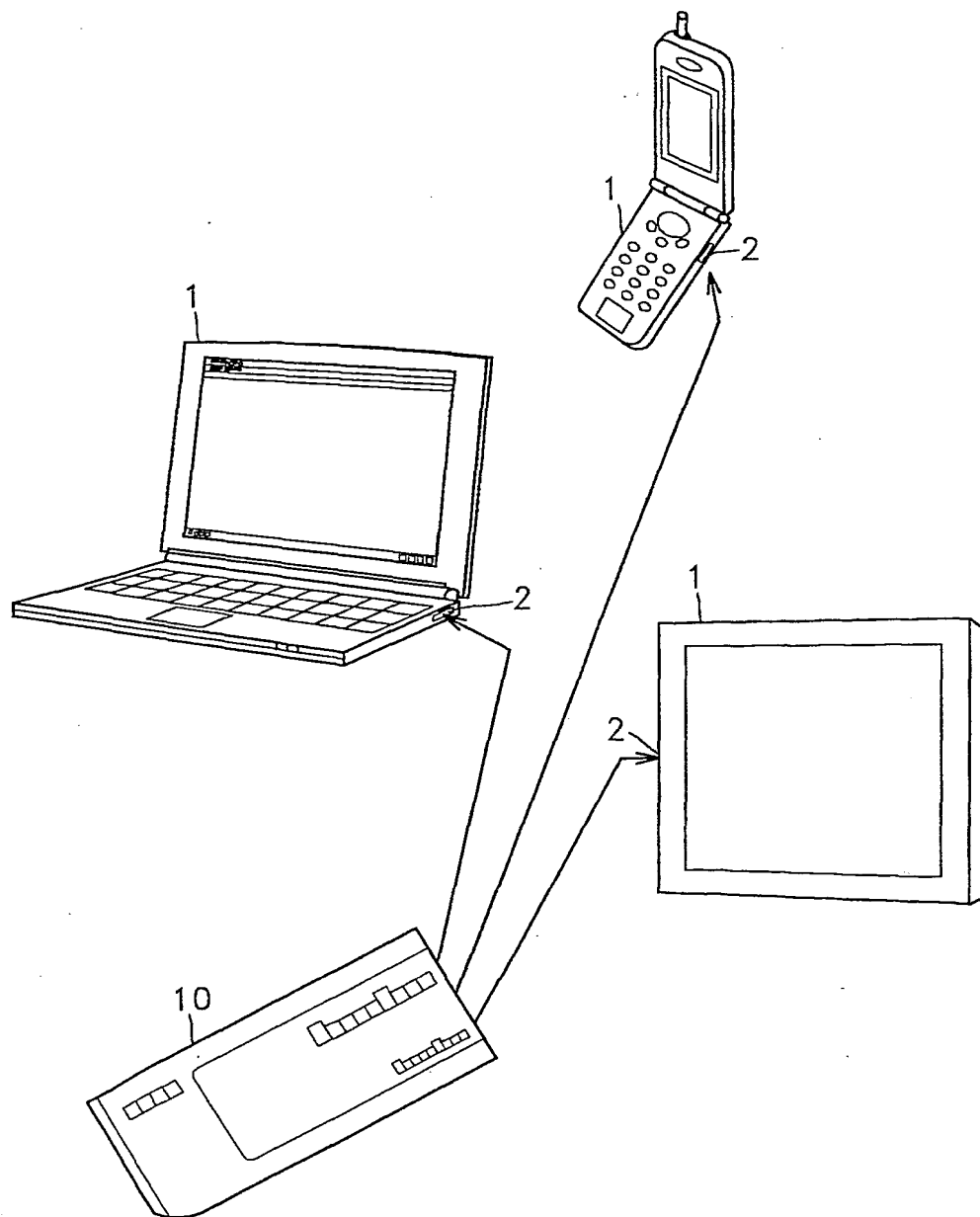
上記装置本体の他辺に設けられ、メモ리카ードが接続されるメモ리카ード接続部と、

上記メモ리카ード接続部に接続されたメモ리카ードと上記接続端子を介して上記ホスト機器に電氣的に接続するためのバスとを備え、

上記機能拡張部は、第1のモードに設定されたときには、上記機能拡張部とホスト機器との間でのデータ転送を行い、第2のモードに設定されたときには、上記メモ리카ードとホスト機器との間でデータの転送を行わせること

を特徴とする機能拡張モジュール。

1/17

**FIG. 1**

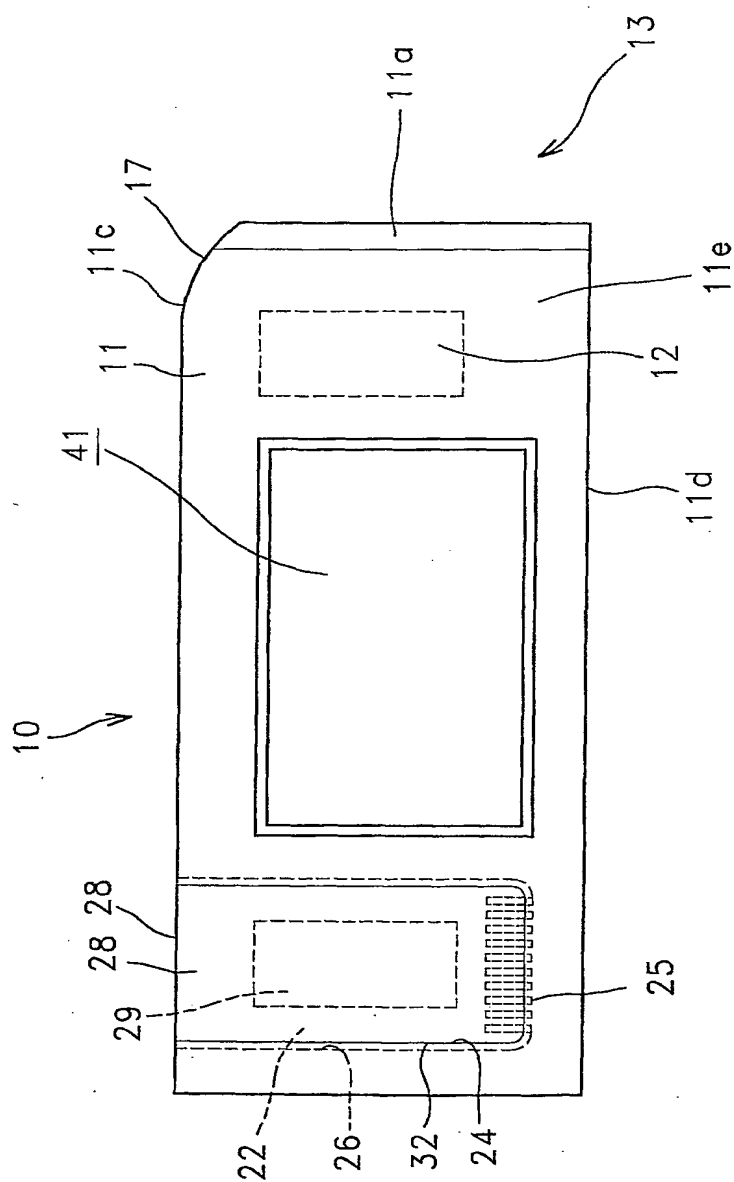


FIG. 2

3/17

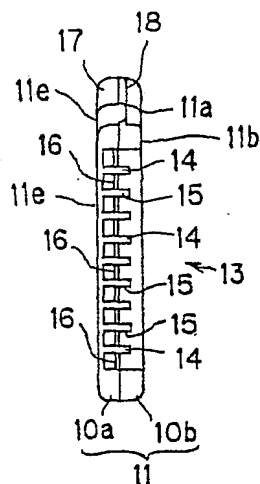


FIG. 3

4/17

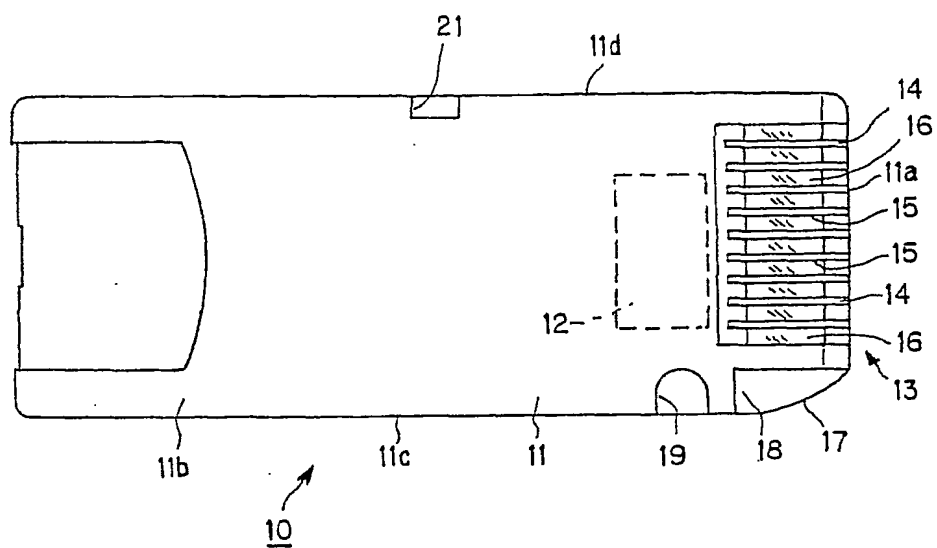


FIG.4

5/17

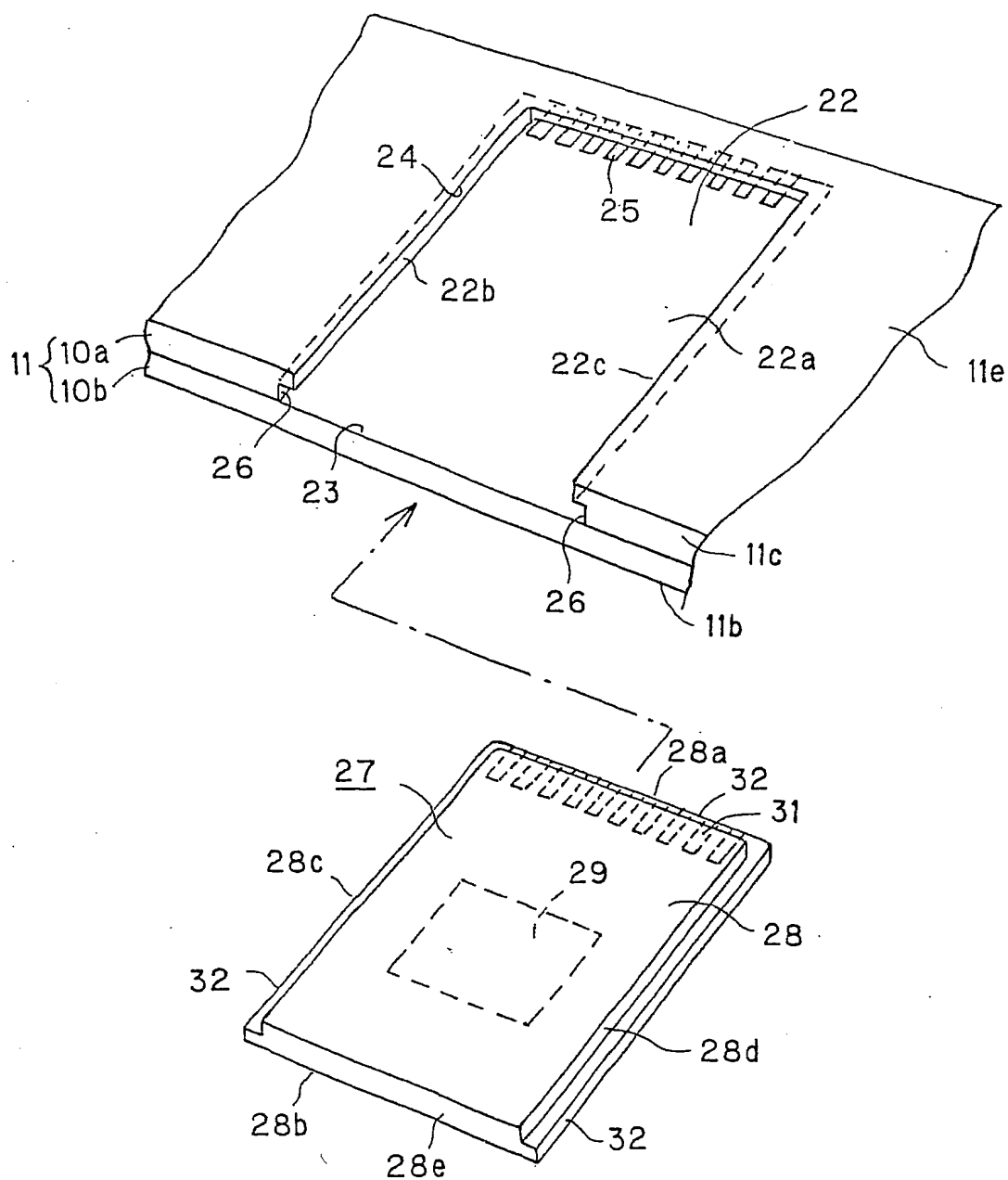


FIG. 5

6/17

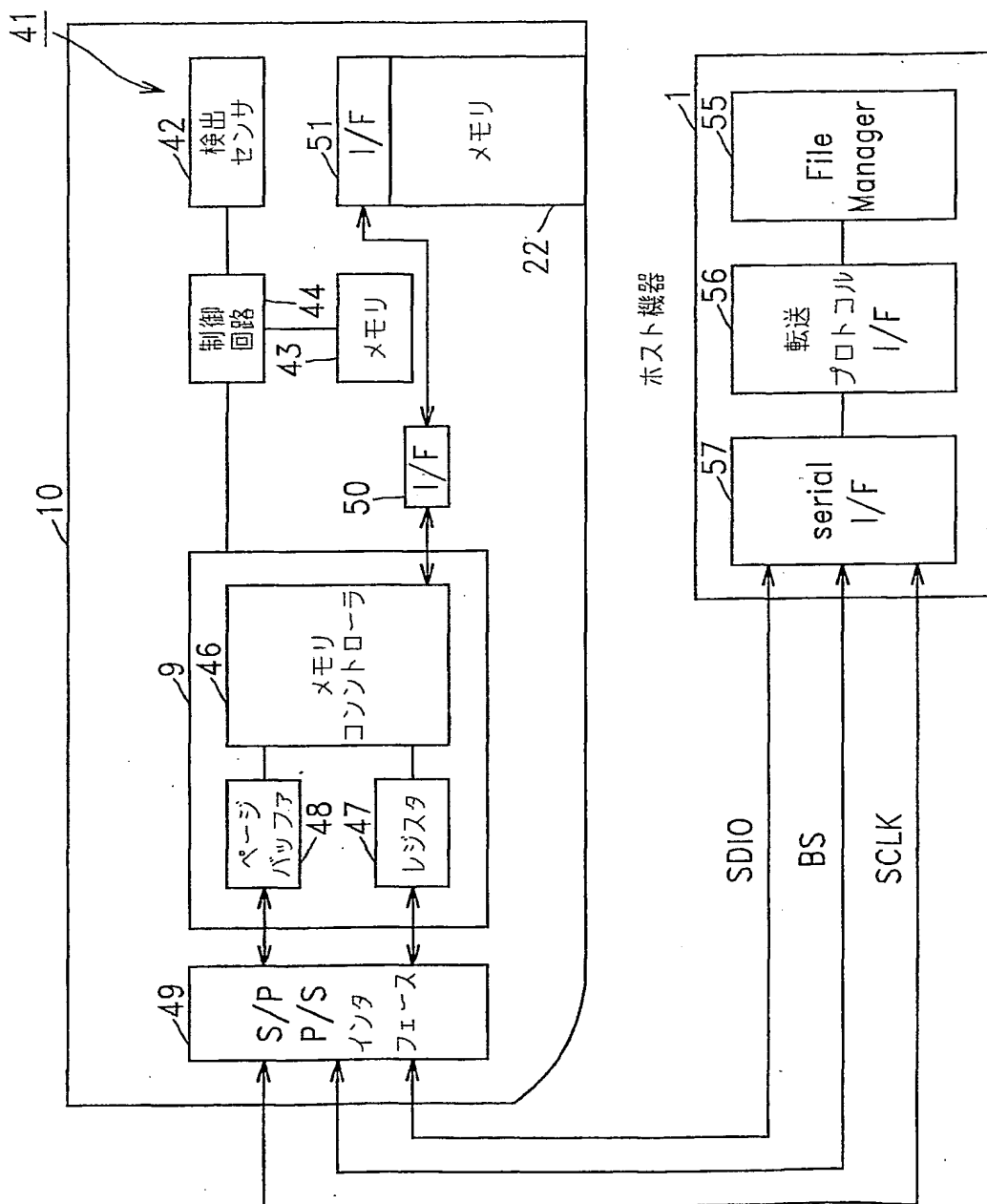


FIG.6

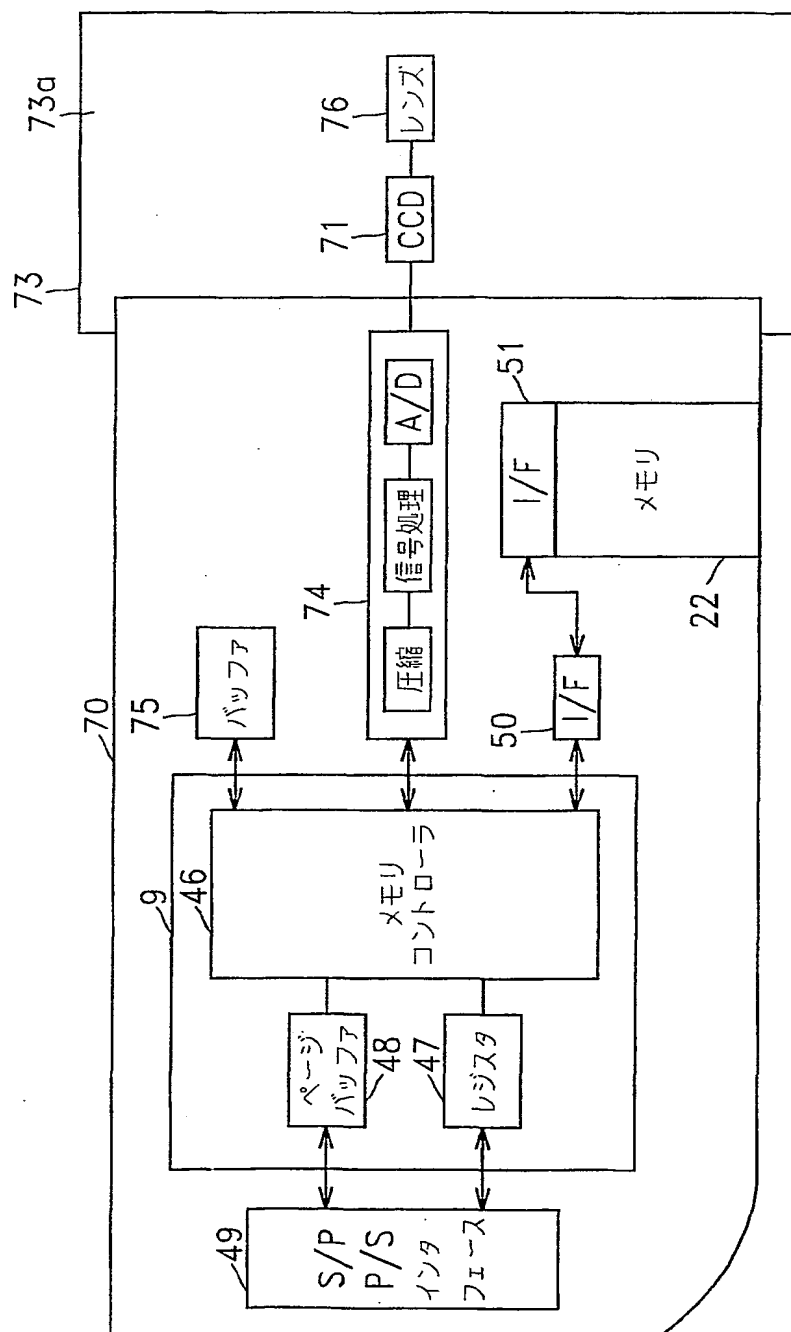


FIG. 7

8/17

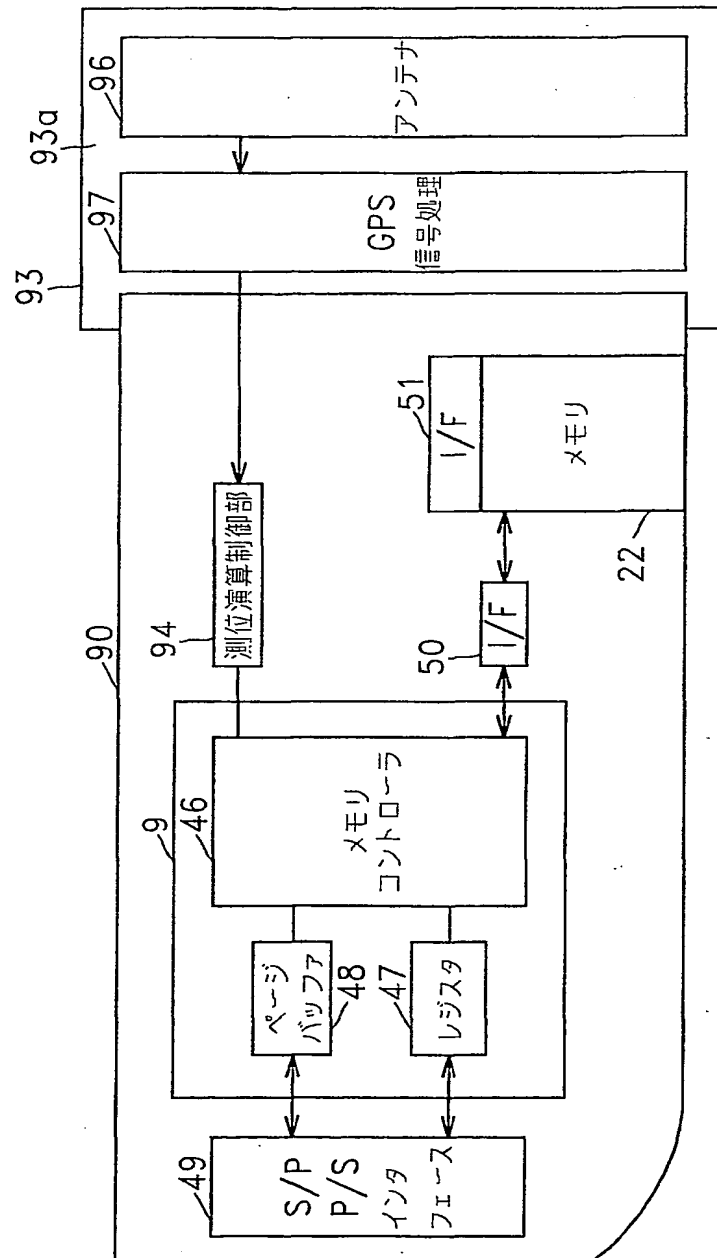


FIG. 8

9/17

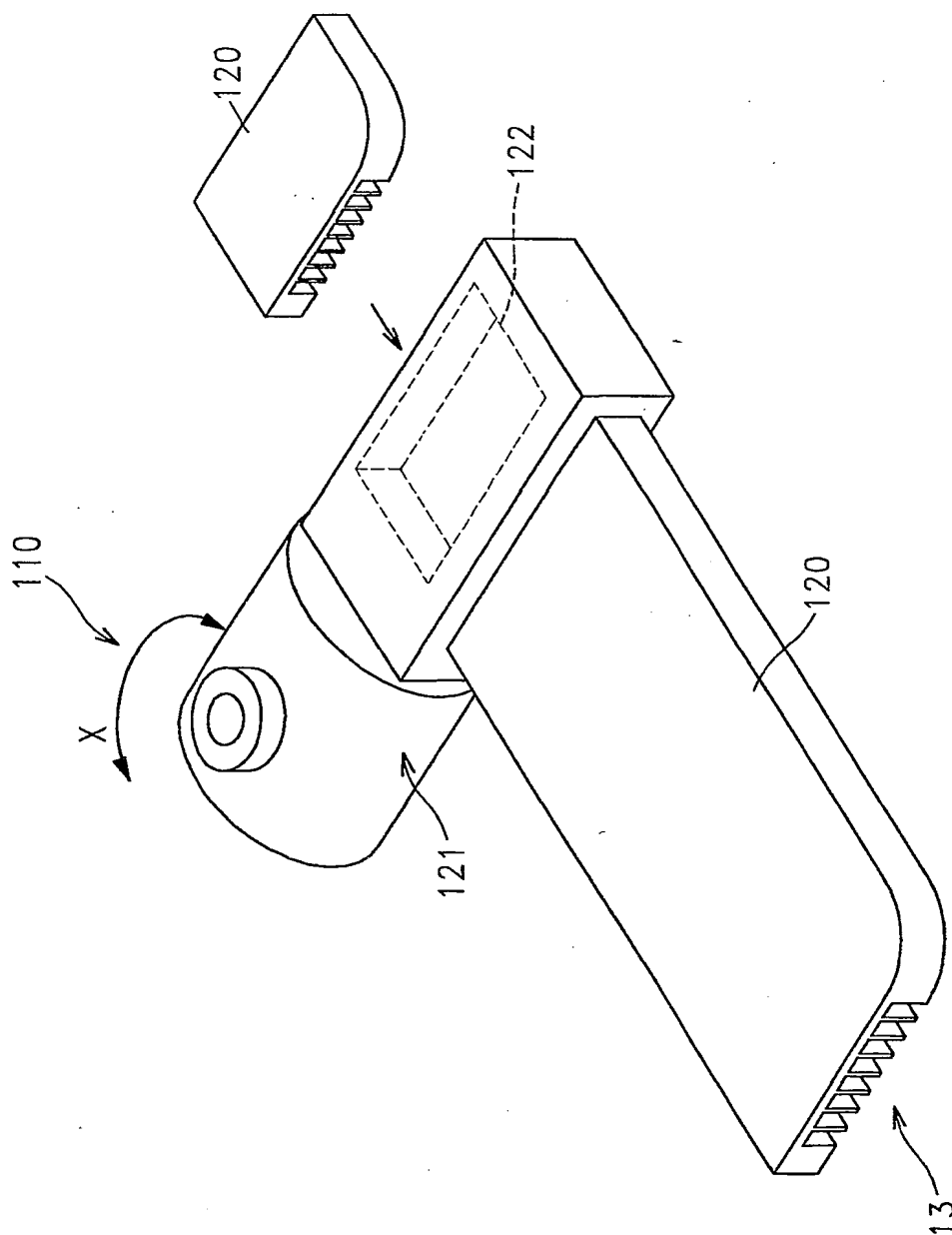


FIG. 9

10/17

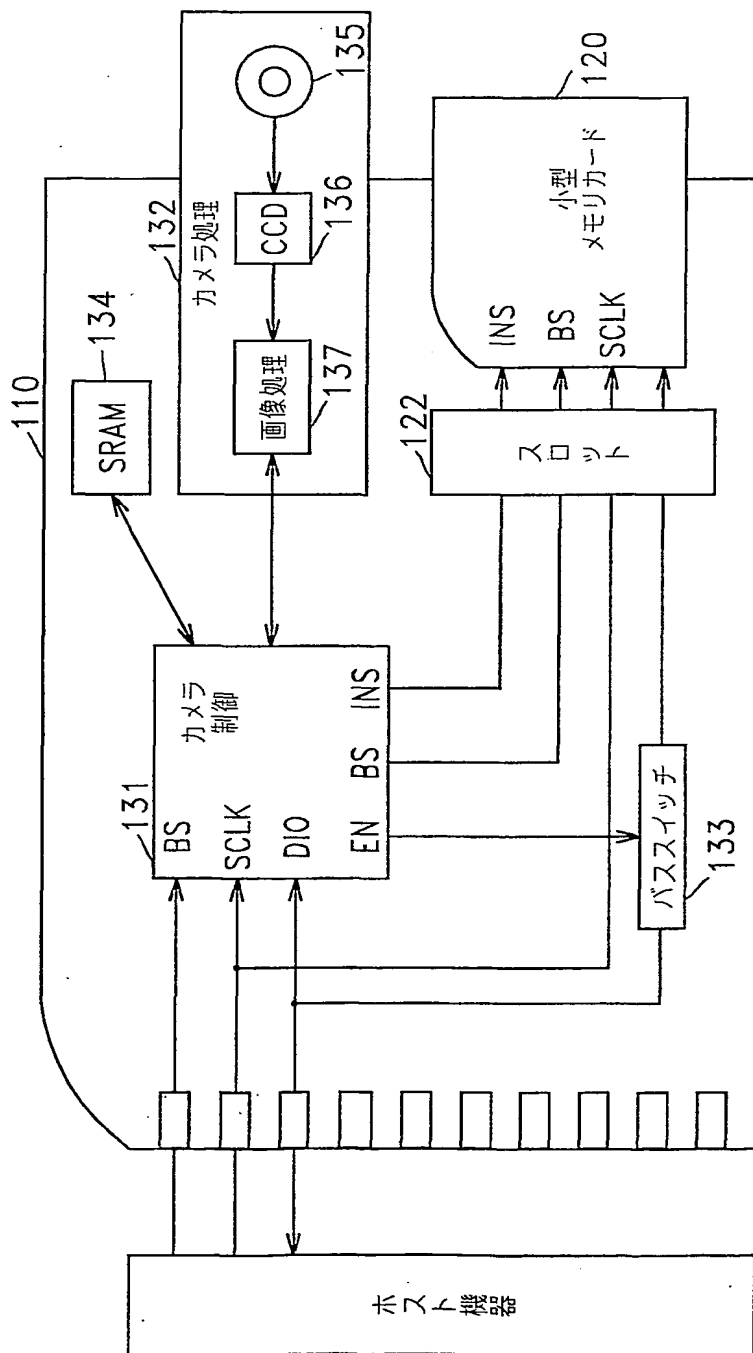


FIG.10

11/17

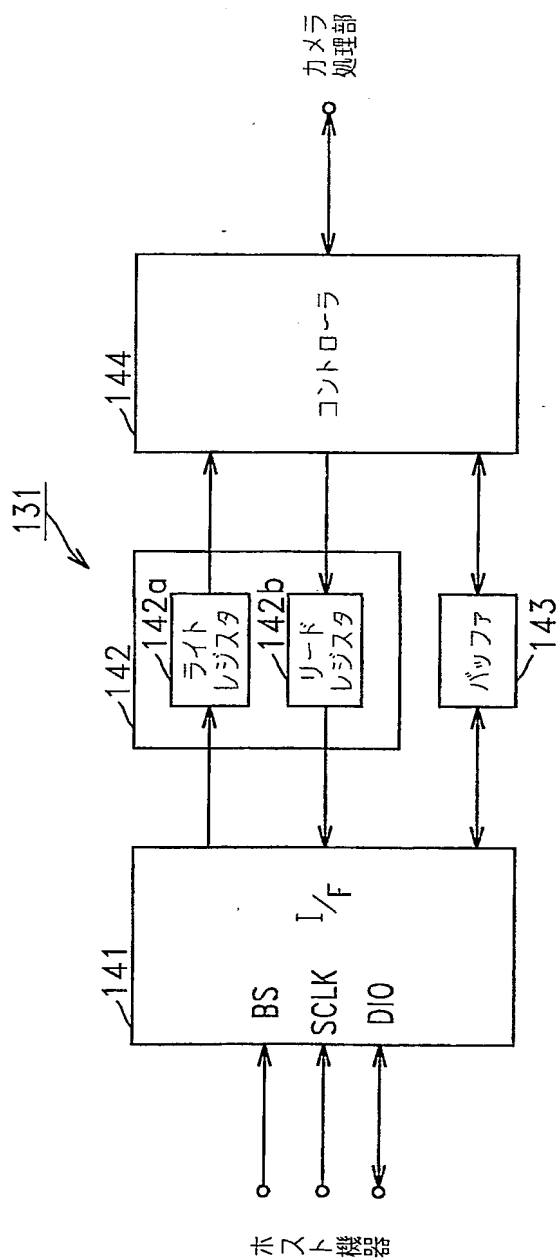


FIG. 11

12/17

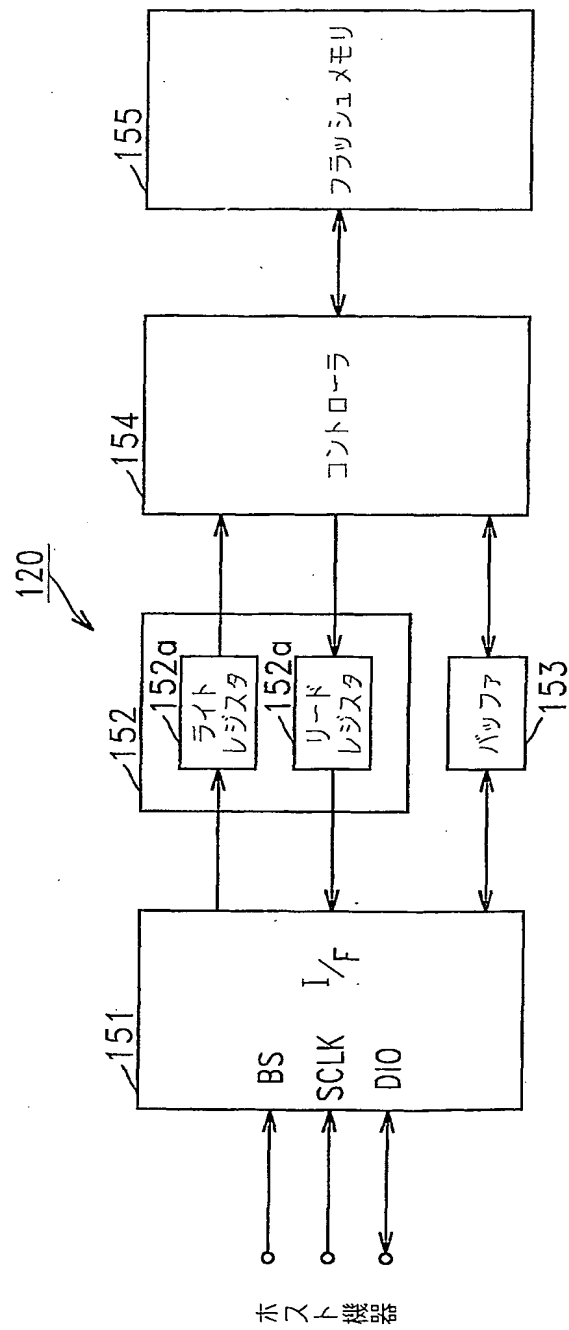


FIG.12

13/17

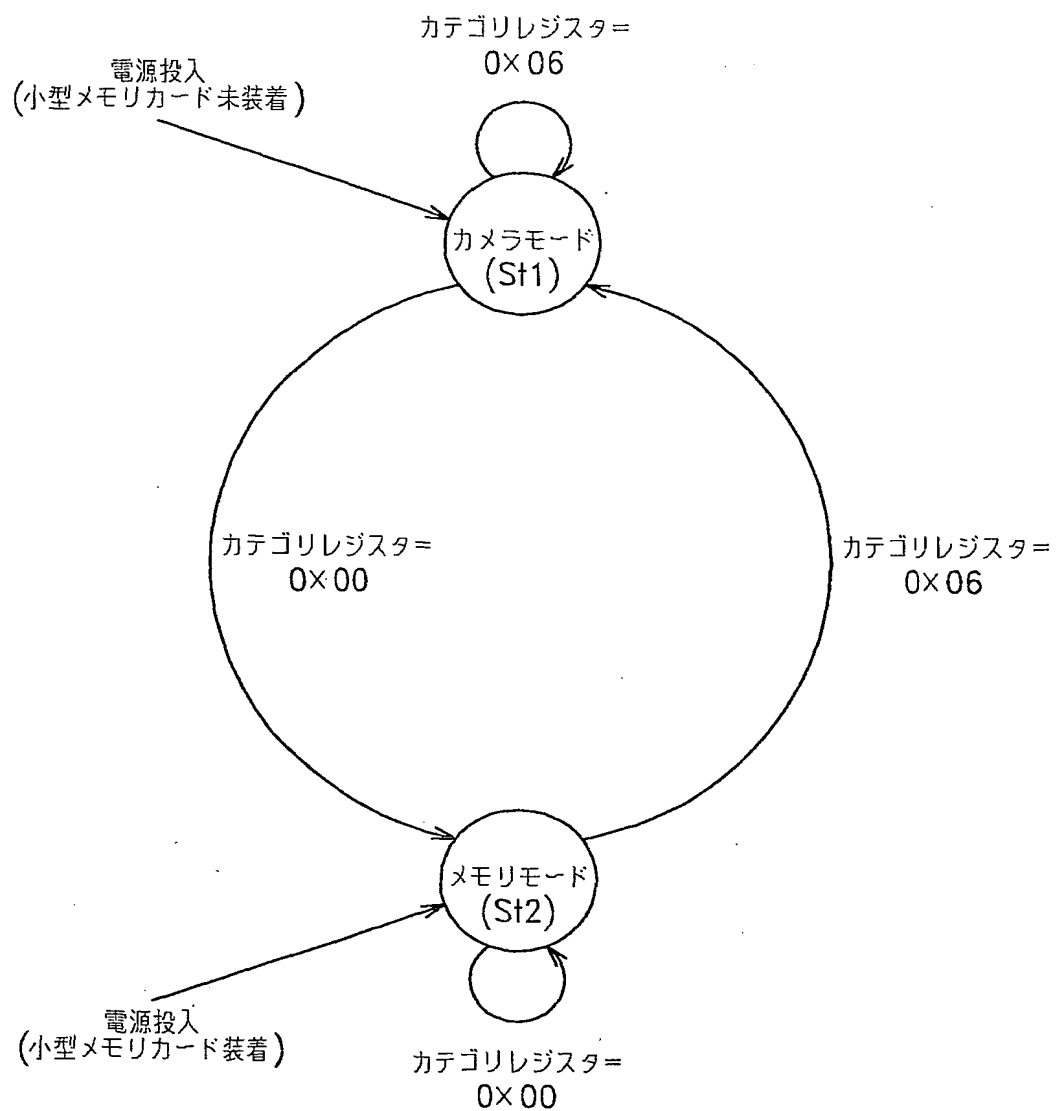


FIG. 13

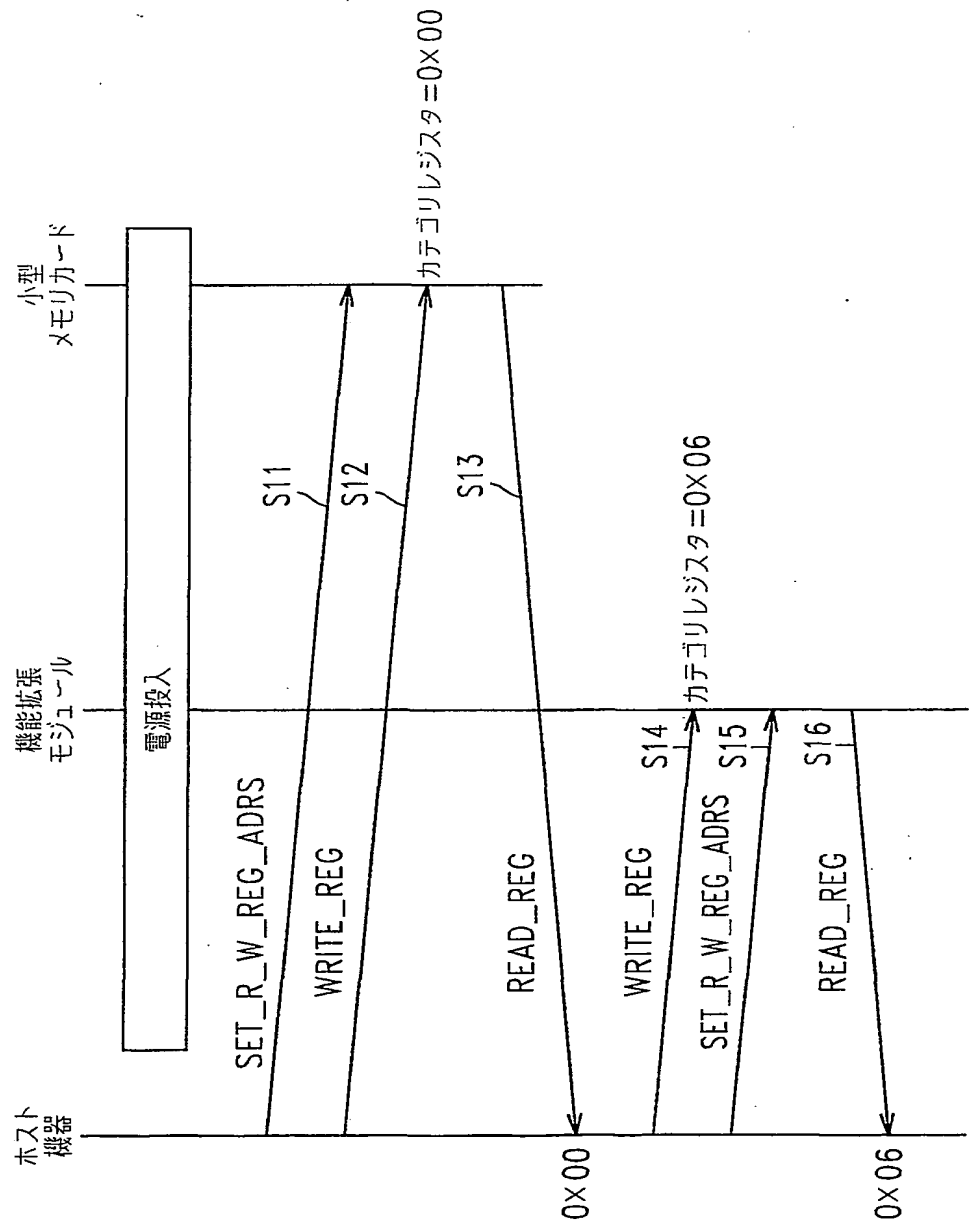


FIG.14

15/17

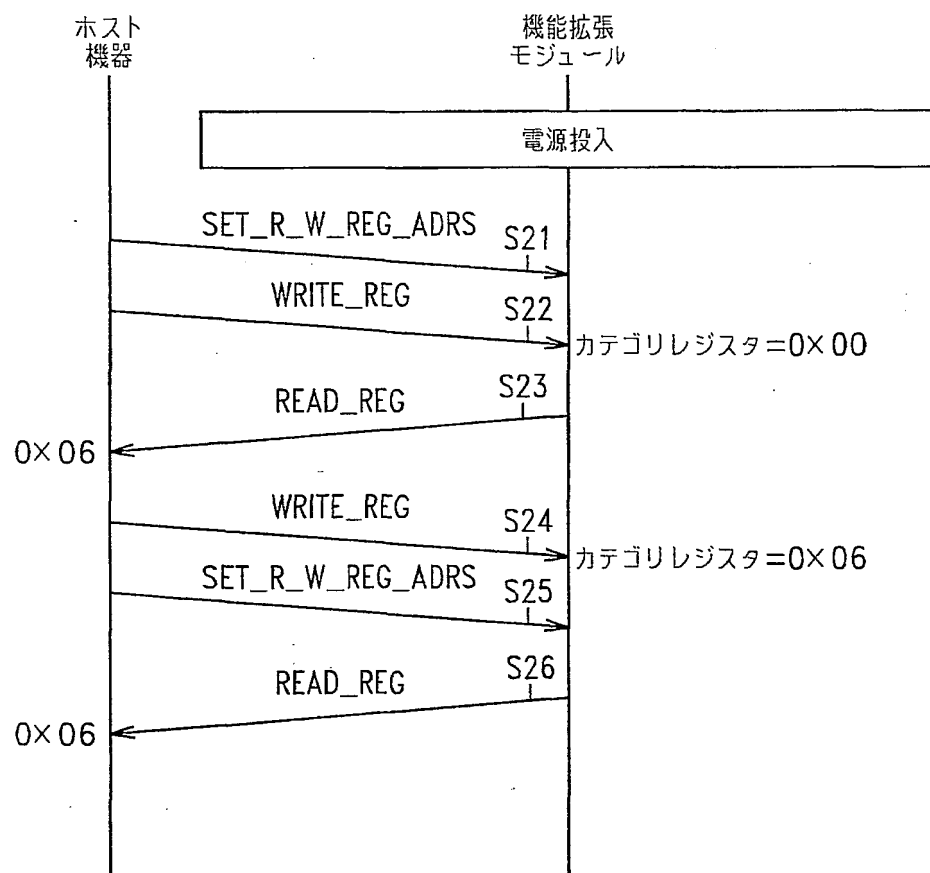


FIG.15

16/17

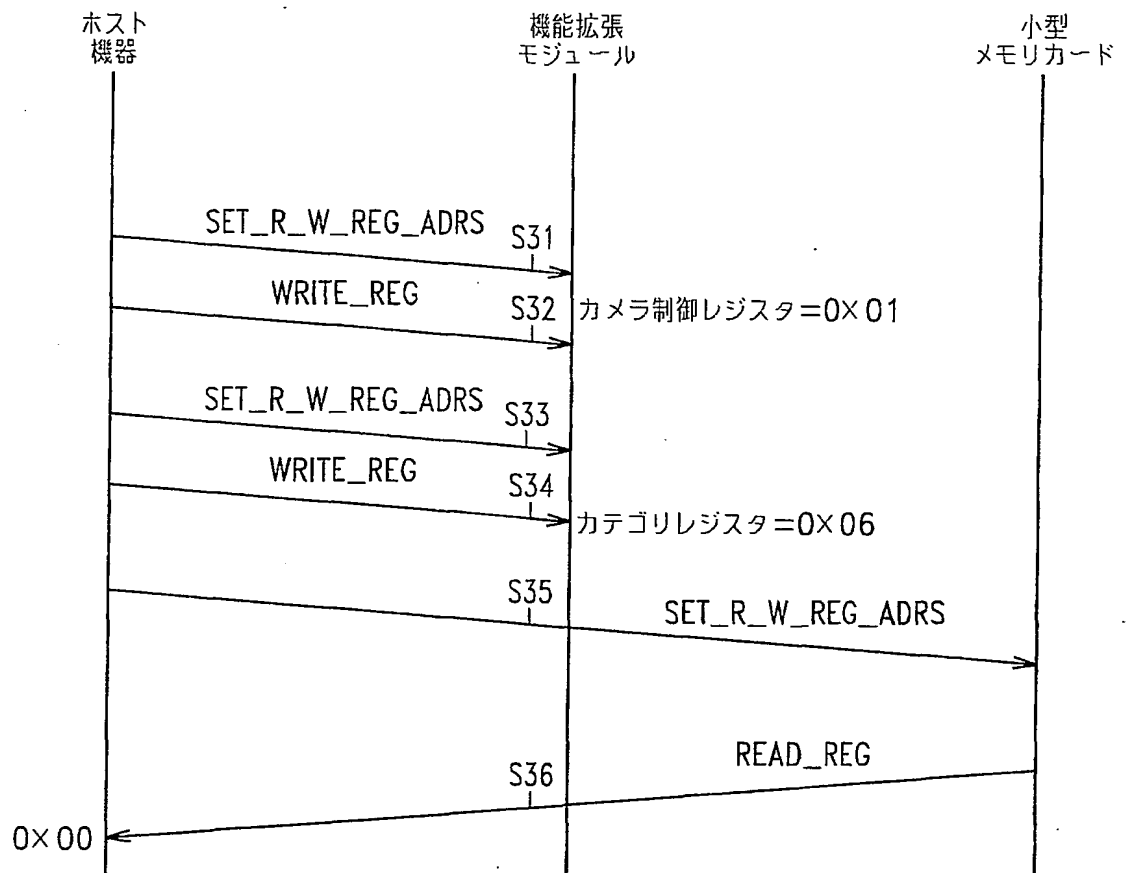


FIG. 16

17/17

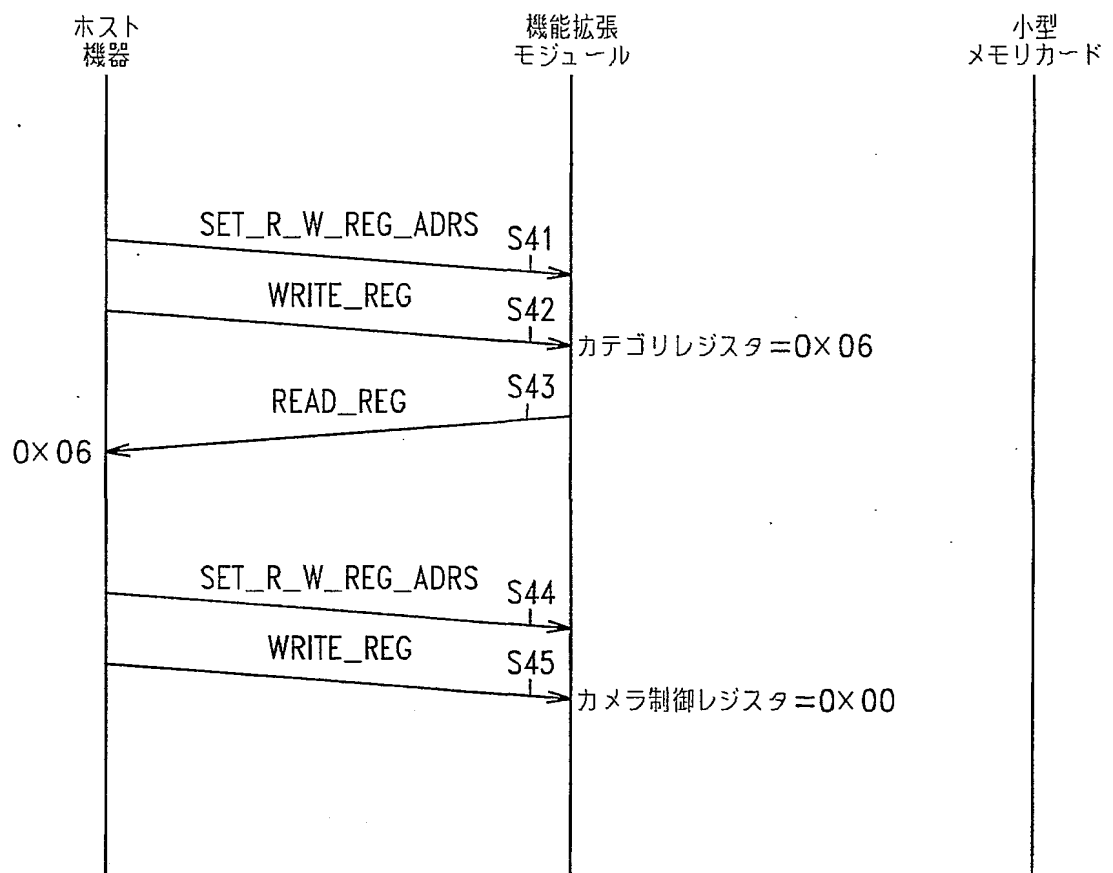


FIG.17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/05616

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G06K17/00, 19/077, G06F3/00, H04N5/225, 5/907, 101:00,
B42D15/10, H05K7/14, 5/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06K17/00, 19/00-19/18, G06F3/00, H04N5/225, 5/907,
H05K5/02, 7/14, B42D15/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2002
Kokai Jitsuyo Shinan Koho	1971-2002	Jitsuyo Shinan Toroku Koho	1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-76118 A (Sony Corp.), 23 March, 2001 (23.03.01), Full text; all drawings (Family: none)	1, 2, 5, 6, 9 3, 4, 7, 8
Y	JP 9-171863 A (Mitsubishi Electric Corp.), 30 June, 1997 (30.06.97), Full text; all drawings & GB 9612960 A0 & GB 2308512 A & DE 19623640 A & US 5820414 A	3, 4, 7, 8
Y	JP 10-49268 A (Oki Electric Industry Co., Ltd.), 20 February, 1998 (20.02.98), Full text; all drawings (Family: none)	3, 4, 7, 8

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 September, 2002 (11.09.02)

Date of mailing of the international search report
01 October, 2002 (01.10.02)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1998)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G06K17/00, 19/077, G06F3/00
H04N5/225, 5/907, 101:00, B42D15/10
H05K7/14, 5/02

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G06K17/00, 19/00-19/18, G06F3/00
H04N5/225, 5/907, H05K5/02, 7/14
B42D15/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2002年
日本国登録実用新案公報 1994-2002年
日本国実用新案登録公報 1996-2002年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2001-76118 A(ソニー株式会社) 2001.03.23, 全文, 全図(ファミリーなし)	1, 2, 5, 6, 9 3, 4, 7, 8
Y	JP 9-171863 A(三菱電機株式会社) 1997.06.30, 全文, 全図 & GB 9612960 A0 & GB 2308512 A & DE 19623640 A & US 5820414 A1	3, 4, 7, 8
Y	JP 10-49268 A(沖電気工業株式会社) 1998.02.20, 全文, 全図(ファミリーなし)	3, 4, 7, 8

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

11.09.02

国際調査報告の発送日

01.10.02

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

奥村 元宏

5N

8022

電話番号 03-3581-1101 内線 3545